

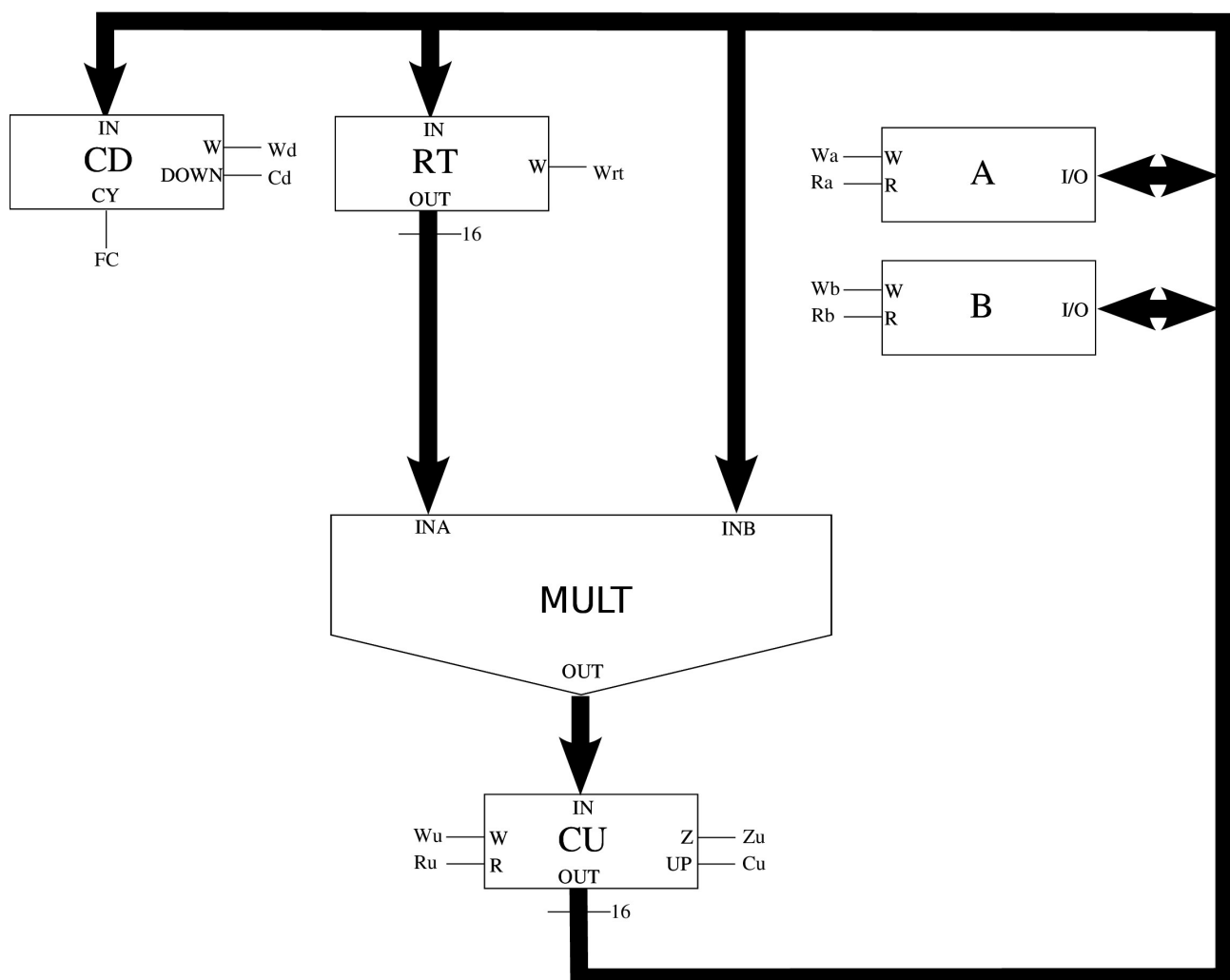
Nombre (en mayúsculas):

Apellidos (en mayúsculas):

## Problema 1 (4 puntos)

En la unidad de datos de la figura está compuesta por registros de 16 bits y un multiplicador combinacional llamado MULT. Todos los registros están dotados de operación de escritura paralela (W) siendo RT el único con salida paralela incondicional. CU está dotado de operación de cuenta ascendente (UP) y puesta a cero (Z). CD está dotado de cuenta descendente (DOWN) y tiene una salida de fin de cuenta (CY) que puede ser leída directamente por la unidad de control. El sistema que integra esa unidad de datos tiene las señales de comienzo y fin de operación habituales (Xs, FIN), así como una entrada de selección de operación I. Cuando  $I=0$  la macrooperación a realizar es  $B \leftarrow A^B$  y cuando  $I=1$  debe realizarse  $A \leftarrow B^A$ . Se pide lo siguiente:

- (3 puntos) Realice la carta ASM de la unidad de datos procurando minimizar el tiempo de ejecución y el número de estados
- (1 punto) Realice la carta ASM de la unidad de control correspondiente



## Problema 2 (3 puntos)

Se dispone de un procesador con las siguientes líneas de entrada/salida:

- $A_{11-0}$  (salida): Son las líneas de dirección del sistema de memoria.
- $D_{15-0}$  (entrada/salida): Son las líneas de datos del sistema de memoria.
- $V$  (salida): Toma el valor uno si y solo si el procesador ha puesto valores válidos en el bus de direcciones para realizar un acceso a memoria
- $R/\overline{W}$  (salida): Cuando  $V=1$  indica si el procesador desea realizar una lectura o una escritura.

Se desea dotar al procesador de un sistema con 2K posiciones de memoria de las que 512 corresponderán a ROM y el resto a RAM. Para ello se dispone de, además de componentes combinacionales, los siguientes elementos:

- Memorias RAM de 1Kx16 con señal de control  $R/\overline{W}$  y señal de *chip select* activa en alto.
- Memorias RAM de 512x8 con señal de control  $R/\overline{W}$  y señal de *chip select* activa en alto.
- Memorias ROM de 512x16 con señal de *output enable* activa en alto.

Se pide lo siguiente:

- (2 puntos) Realizar el sistema de memoria
- (1 punto) Indicar de forma razonada si su implementación usa decodificación total o parcial

## Problema 3 (3 puntos)

La figura muestra la unidad de procesado de un sistema digital junto con su carta ASM. La unidad dispone de los siguientes registros de 4 bits:

- INPUT es un registro de salida incondicional que es escrito directamente por el usuario.
- OUTPUT es el registro donde se escribe el resultado de las macrooperaciones. Su descripción a nivel RT es esta:

<i>SH</i>	<i>ADD</i>	<i>OPERACIÓN</i>
0	0	$OUTPUT \leftarrow OUTPUT$
0	1	$OUTPUT \leftarrow OUTPUT+B$
1	0	$OUTPUT \leftarrow SHL(OUTPUT,0)$
1	1	$OUTPUT \leftarrow 0$

La unidad de control tiene como entrada las señales START y E/D\*, y genera las señales  $C_{SEL}$ ,  $C_{SH}$ ,  $C_{ADD}$  y FIN.

Se pide lo siguiente:

- (1 punto) Dibuje la carta ASM de la unidad de control
- (2 puntos) Complete el cronograma de la hoja adjunta sabiendo que inicialmente la unidad de control está en el estado de espera, el contenido inicial de OUTPUT es 14, el contenido de INPUT está fijo a  $0001_2$  y los flancos activos de la señal de reloj son los de subida.

