

Nombre:

Apellidos:

Problema 1 (1 punto)

Supónganse 3 sistemas digitales A, B y C. Los dos primeros disponen de sendas salidas de un bit que llamaremos O_A y O_B . El sistema C tiene una entrada de un bit denominada I_C . Los niveles lógicos en los que trabajan dichos sistemas se detallan a continuación:

Sistema	V_{IHmin}	V_{ILmax}	V_{OHmin}	V_{OLmax}
A	desconocido	desconocido	6 V	3 V
B	desconocido	desconocido	6 V	3 V
C	7 V	2 V	desconocido	desconocido

Se pide diseñar un circuito combinacional de coste mínimo que genere la entrada I_C del sistema C. Dicha entrada debe estar en nivel lógico alto si y solo si las salidas O_A y O_B están en nivel alto simultáneamente. Para ello se dispone de puertas lógicas en lógica positiva de los tipos descritos a continuación:

Modelo	Función lógica	Número de entradas	V_{IHmin}	V_{ILmax}	V_{OHmin}	V_{OLmax}
NAND2molona	NAND	2	7 V	4 V	8 V	3 V
NOR2molona	NOR	2	5 V	4 V	8 V	1 V
INVmolón	NOT	1	5 V	4 V	8 V	1 V

Suponga que los tres tipos de puerta tienen el mismo coste.

Problema 2 (4 puntos)

Una máquina del tiempo tiene integrada un pequeño circuito combinacional. Las cuatro entradas de dicho circuito, provenientes de los sistemas de control del generador nuclear y del panel, se proporcionan en doble riel y se denominan X_3 , X_2 , X_1 y X_0 . El circuito genera una única salida $F = (X_3 + X_2 + X_1) \cdot (\bar{X}_3 + X_1 + X_0) \cdot (\bar{X}_3 + X_2 + \bar{X}_1) \cdot (X_3 + \bar{X}_1 + X_0)$ que controla en condensador de fluzo. Se pide diseñar el circuito combinacional en dos niveles de puertas NAND minimizando su coste.

Problema 3 (4 puntos)

Se pide diseñar un circuito con una entrada X de cuatro bits y una sola salida F . X codificará un número en notación complemento a dos y F deberá valer uno si y solo si dicho número es el más bajo de los representables. Para ello puede usar únicamente decodificadores de 2, 4, 8 y 16 salidas cuyos retrasos respectivos son 9T, 10T, 11T y 12T. Procure minimizar el retraso del circuito.

Problema 4 (1 punto)

Un circuito votador tiene tres entradas de un bit denominadas A, B y C así como una salida M. M debe valer cero si la mayoría de las entradas vale cero y uno si la mayoría de las entradas vale uno. Diseñe el votador usando únicamente sumadores completos y procurando minimizar el coste.

Recordatorio importante: Debe explicar adecuadamente las soluciones propuestas e indicar explícitamente los nombres de las entradas y salidas de los componentes que utilice.