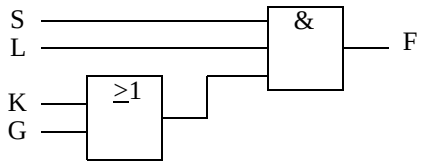
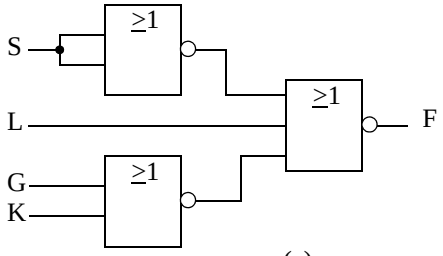
Problemas adicionales

Tema 3

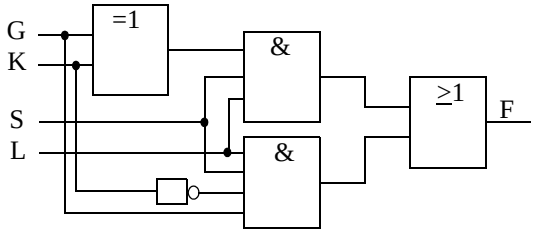
P1. Sea el siguiente circuito:



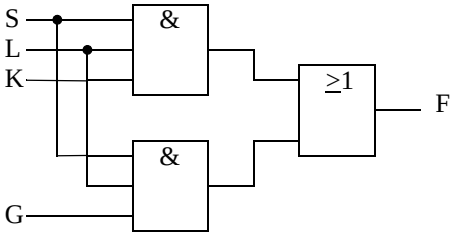
Indique razonadamente qué le sobra o le falta a cada uno de los 5 circuitos siguientes (a, b, c, d y e) para implementar la misma función que el circuito dado.
Nota: Sólo hay que hacer un cambio o ninguno en cada circuito. Ese cambio puede ser añadir o quitar una puerta o sustituir una puerta por otra distinta.



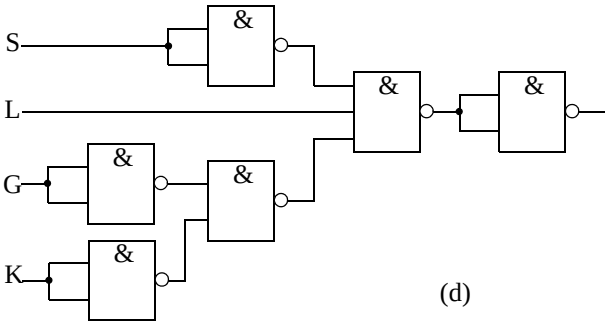
(a)



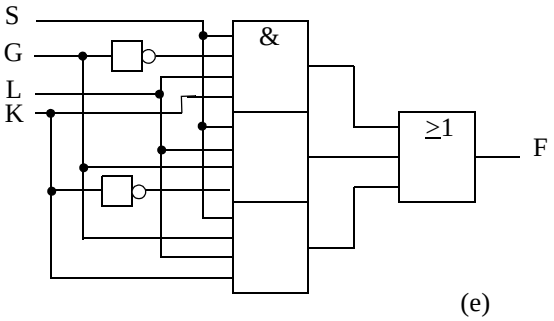
(b)



(c)



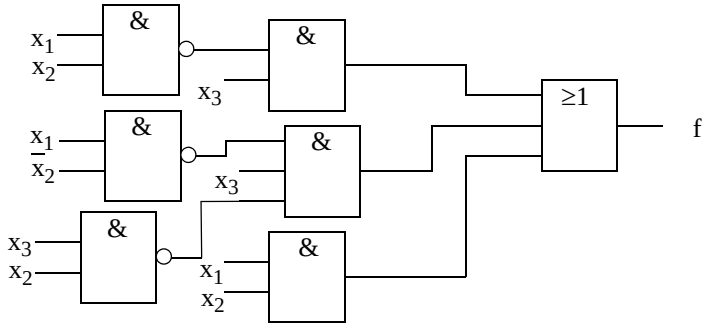
(d)



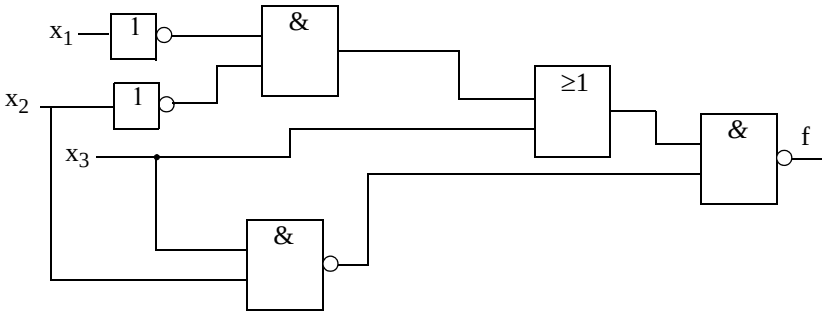
(e)

P2. Realice un análisis lógico de los circuitos representados en la figura correspondiente. Obtenga las expresiones en forma de suma de productos y producto de sumas. Liste los mintérminos y maxtérminos correspondientes. Determine el coste.

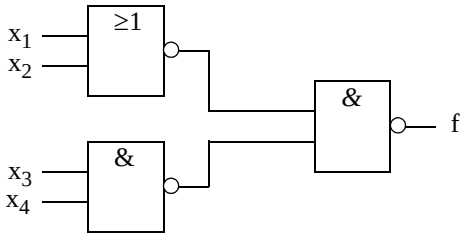
a)



b)



c)



P3. Una caja de seguridad dispone de 5 cerrojos (V, W, X, Y, Z) los cuales deben ser desbloqueados para abrir la caja. Las llaves de la caja están distribuidas entre 5 ejecutivos de la siguiente manera: Sr. A tiene llaves para los cerrojos V, X; Sr. B para V, Y; Sr. C para W, Y; Sr. D para X, Z; Sr. E para V, Z. a) Determine todas las combinaciones mínimas de ejecutivos requeridos para abrir la caja. b) Determine el ejecutivo “esencial”.

P4. Florencio va a ir a una fiesta esta noche, pero no solo. Tiene cuatro nombres en su agenda: Ana, Bea, Carmen y Diana. Puede invitar a más de una chica pero no a las cuatro. Para no romper corazones, ha establecido las siguientes normas:

- Si invita a Bea, debe invitar también a Carmen.
- Si invita a Ana y a Carmen, deberá también invitar a Bea o a Diana.
- Si invita a Carmen o a Diana, o no invita a Ana, deberá invitar también a Bea.

Antes de llamarlas por teléfono, quiere utilizar un circuito que le indique cuándo una elección no es correcta. Ayúdele a diseñar el circuito óptimo en dos niveles con puertas NAND.

P5. Dada las funciones de la figura obtenga la mínima expresión en forma de suma de productos.

ab \ edc	000	001	011	010	110	111	101	100
00	0	0	0	0	0	1	0	0
01	0	0	0	0	1	1	0	0
11	1	1	1	1	1	0	0	0
10	0	0	0	0	0	1	0	0

F

ab \ edc	000	001	011	010	110	111	101	100
00	1	0	0	1	0	0	0	1
01	1	0	0	0	0	0	0	1
11	1	0	0	0	0	0	0	0
10	1	0	0	0	1	0	0	1

G

P6. En la figura se representa una función de 4 variables incompletamente especificada. Asigne valores a las inespecificaciones para conseguir especificar completamente la función de la forma que se indica en cada uno de los casos siguientes.

cd \ ab	00	01	11	10
00	1	d	d	d
01	d	d	0	0
11	0	d	0	0
10	d	d	0	1

z

a) z pasa a depender de sólo dos variables.
b) z tiene únicamente cinco mintérminos sin implicantes superiores.
c) z tiene exactamente cuatro implicantes primas.
d) z tiene una implicante prima no esencial.
e) z tiene el mismo número de implicantes primas que de implicadas primas.

P7. Diseñe de forma óptima un circuito que genere la función f y cuya realización sea en dos niveles.

a) $f = \sum(0, 1, 5, 6, 9) + d(10, 11, 12, 13, 14, 15)$

b) $f = \sum(0, 2, 5, 7, 13, 15, 18, 26, 29, 31) + d(20, 24, 28)$

c) $f = \sum(13, 15, 17, 18, 19, 20, 21, 23, 25, 27, 29, 30, 31) + d(1, 2, 12, 24)$

d) $f = \sum(0, 4, 6, 8, 9, 12, 13, 14, 15, 18, 22, 26, 28, 30, 31)$

e) $f = v\,\bar{x}\,y\,z + v\,w\,x\,\bar{y} + v\,w\,y\,\bar{z} + \bar{v}\,w\,x\,\bar{y} + v\,w\,\bar{x}\,y + \bar{v}\,\bar{w}\,\bar{x}\,y + \bar{v}\,x\,y\,\bar{z} + v\,w\,\bar{x}\,\bar{y}$

f) $f = \sum(0, 3, 5, 8, 10, 11, 14)$

g) $f = \prod(2, 3, 6, 13, 15, 19, 20, 22, 25, 26, 27, 28, 29) \cdot d(0, 7, 12, 18, 24)$

P8. Realice la función f con puertas: a) NAND, b) NOR

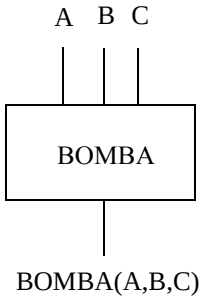
$$f = a\bar{b}cd + ab\bar{c}e + ac\bar{d}e + a\bar{b}ce + \bar{a}b\bar{c}e + \bar{a}\bar{b}c\bar{e} + \bar{a}bc\bar{d} + a\bar{b}e\bar{c}$$

P9. Diseñe un circuito combinacional cuya entrada es un número de cuatro bits y cuya salida es el complemento a 2 del número de entrada.

P10. Se tiene una palabra de 5 bits: los cuatro últimos bits representan un dígito BCD; el primero es un bit de paridad impar. Obtenga la tabla de verdad (o el K-mapa) de las funciones siguientes:

1) f_1 se hará “1” para valores de entrada que no correspondan con dígitos BCD
2) f_2 se hará “1” para palabras con paridad incorrecta.

P11. Se ha diseñado una puerta de tres entradas llamada bomba (cuyas características se muestran) con un resultado desafortunado. Experimentalmente se encuentra que las combinaciones de entrada 101 y 010 hacen explotar la puerta. Determine si hay que inutilizar las puertas o, por el contrario, pueden ser modificadas externamente (añadiendo un circuito) de forma que sea funcionalmente completa y que, sin embargo no explote.



C \ AB	00	01	11	10
0	1	1	0	1
1	0	1	0	0

BOMBA(A,B,C)

P12. Dada una palabra "A" de n bits y una señal de control "C", diseñe un circuito combinacional cuya salida sea el Ca1 ó el Ca2, según el valor de C. Utilice exclusivamente puertas EXOR y OR.

P13. Una cierta puerta de cuatro entradas llamada LIMON realiza la función siguiente: LIMON(A,B,C,D) = BC(A+D)
Suponiendo entradas en doble raíl:
a) Realice la función: $f(v, x, y, z) = \sum(0, 1, 6, 9, 10, 11, 14, 15)$ con sólo tres LIMON y una OR.
b) ¿Puede realizarse cualquier función en lógica LIMON/OR?

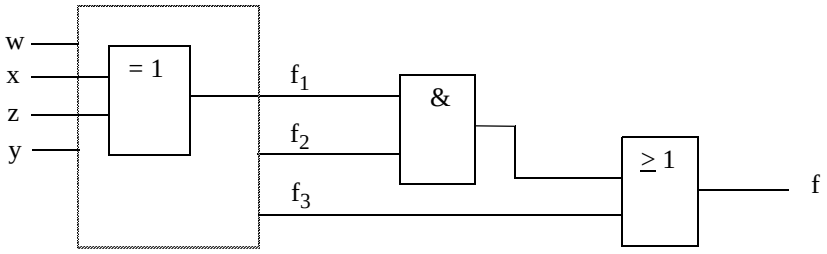
P14. La expresión algebraica

$C_0 = A_0$

$C_k = (A_0 + A_1 + ... + A_{k-1}) \oplus A_k \qquad k = 1, 2, ...$

proporciona el valor de la salida C_k de un circuito en función de las entradas A_0, ..., A_{k-1}, A_k.
(a) Diseñe el circuito correspondiente a cuatro bits de entrada.
(b) Describa verbalmente qué tarea realiza dicho circuito.
(c) Utilizando como módulo el circuito diseñado en (a), realice un nuevo circuito para 12 bits de entrada, indicando las nuevas entradas y salidas que hay que añadir al módulo diseñado en (a), para que el nuevo circuito de 12 bits pueda operar correctamente.

P15. Las funciones del circuito de la figura dependen, en general de las variables (w,x,y,z). Sabiendo que $f_2 \neq 0$ y $f_3 \neq 0$ y que $f = \Sigma$ (0, 4, 9, 10, 11, 12)
a) Determine completamente las funciones (incluyendo inespecificaciones).
b) Realice los circuitos que proporcionan f_2 y f_3.



Tema 4

P16. Un circuito tiene como entradas dos números binarios de dos bits cada uno: $Y= y_1y_0$; $X= x_1x_0$ .Se desea que tenga salidas 11 si Y=X, 10 si Y>X y 01 si Y<X. Diseñe un circuito con un decodificador de 3 a 8 con salidas activas en alto, un número no determinado de puertas NAND de dos entradas y dos puertas NAND de un número de entradas no limitado. Añada una señal de habilitación (enable). Las entradas están en único rail. Utilice obligatoriamente el decodificador.

P17. Diseñe un circuito que permita multiplicar dos números binarios de dos bits. Para ello, utilice puertas lógicas de dos entradas y un decodificador:
a) con salidas activas en alto

b) con salidas activas en bajo

P18. Realice las funciones de conmutación siguientes utilizando multiplexores de 4 canales.
a) F= Σ (0,1,3,4)
b) F= Σ (2,4,5,7)
c) F= Σ (0,3,4)
d) F= Σ (1,2,3,6,7)
e) F= Π (1,2,4,5,6,9,15)

P19. Realice las funciones del ejercicio anterior con:
a) MUX-1 b) MUX-2 c) MUX-3

P20. Diseñe un circuito que a la salida de un multiplexor 8:1 realice la función:
F= Σ (3,4,5,11,12,13,14,15,16,17,24,26,28,29,31)
Para el diseño se pueden usar, además de dicho multiplexor, un máximo de 8 puertas de 2 entradas.

P21. Se desea diseñar un circuito combinacional para que genere el producto aritmético de dos números de dos bits A_1A_0 y B_1B_0. Los bits de entrada se activan en nivel alto y las salidas en bajo. Dibuje el circuito siguiendo el patrón de una PLA. Exprese las salidas como suma de productos.

P22. Una llamada de teléfono puede dirigirse a cuatro secretarias. (Nunca hay más de una llamada simultáneamente). La recepcionista distribuirá las llamadas según el siguiente criterio:
Si la llamada procede de empresas de alimentación o de ropa se pasa a la secretaria nº 4.
Si procede de una empresa de venta de ordenadores o de un banco se pasará a la tercera secretaria.
Si se trata de una llamada procedente de una empresa de viajes o del aeropuerto deberá sonar el teléfono de la segunda secretaria.
En cualquier otro caso se enviará a la primera.
Diseñe un circuito que indique el número de la secretaria que deberá recibir la llamada, utilizando un único codificador 8:3, una NOR de 2 entradas y una NOR de 6 entradas.

P23. Se desea obtener el número de unos que hay en cinco señales A, B, C, D y E en raíl simple. Diseñe el circuito si sólo dispone de dos MUX4:1, un decodificador 3:8 con salidas activas en baja, 4 puertas NAND de 6 entradas, dos inversores y cuatro puertas XOR.

P24. Se desea realizar un convertidor de código, de entrada 2-entre-5 y de salida BCD. Además, este circuito deberá poseer otra salida que detecte un error en la entrada. En el caso de que ocurra tal error, las salidas BCD se pondrán en alta impedancia.
a) Realice el detector de error usando un MUX 8:1 y puertas.
b) Realice el convertidor 2-entre-5 a BCD usando un PLA de no más de 10 términos producto.
c) Dibuje el circuito completo.

P25. Una puerta umbral (Figura 1) activa su salida, Z = 1, si el valor de sus entradas, tomadas como número binario $A_{(10} = a_{n-1}...a_1a_{0(2}$, es mayor o igual al umbral interno "i".
a) Diseñe una puerta umbral de *n* entradas utilizando subsistemas combinacionales y puertas lógicas.
b) En la Figura 2 aparece un circuito formado, únicamente, por puertas umbrales. Analice dicho circuito.
c) Rediseñe el circuito de la Figura 2 utilizando exclusivamente MUXs de 4 canales.

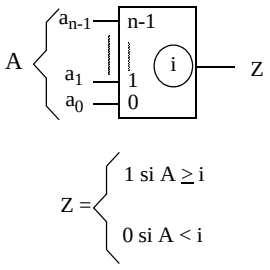


Figura 1

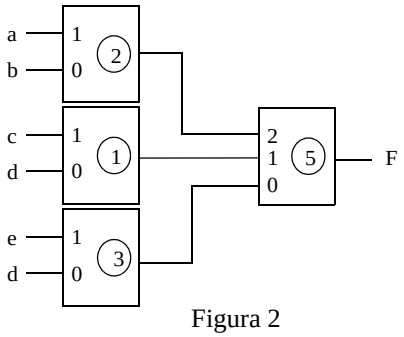


Figura 2

P26. Un desplazador a la derecha de *n* bits, es un circuito combinacional que tiene como entrada un número A de *n* bits, *m* señales de control s_{m-1},..s_0 que indican el número de posiciones que se desplazará a la derecha el número de entrada A, y genera la salida Z de n bits, correspondientes al número A desplazado. Así por ejemplo, para un desplazador de 8 bits, cuya entrada sea 10010101 y las señales de control $s_2s_1s_0$ = 010, se genera un desplazamiento de 2 posiciones a la derecha, dando como resultado la salida XX100101. Si $s_2s_1s_0$ = 000 no hay desplazamiento.

a) Diseñe un desplazador a la derecha de *n*=4 bits y *m*=2 bits, utilizando 4 MUX's de 4 canales. Suponga que los bits más significativos del resultado se llenan con 0's.Para el ejemplo anterior, la salida sería 00100101.

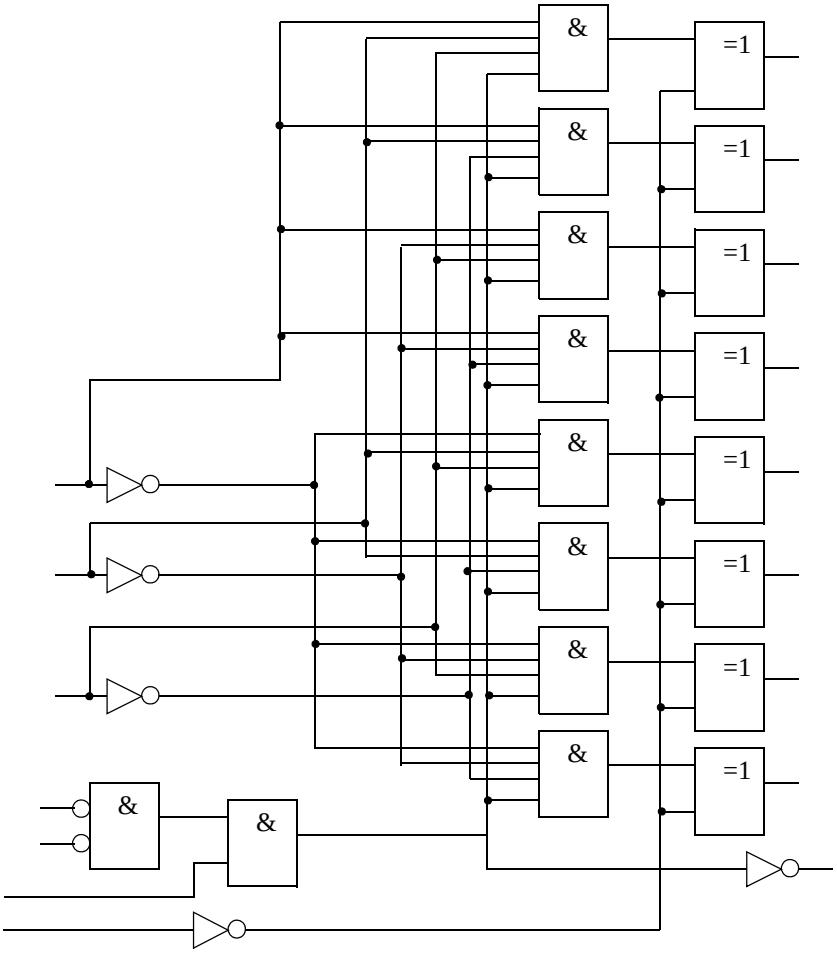
b) Dibuje las formas de onda de las salidas, cuando $A_3A_2A_1A_0$=1011 y las señales s_1s_0 cambian según la secuencia "00,01,00,11,00,10" con una frecuencia de 1kHz.

c) Indique una aplicación aritmética para el desplazador.

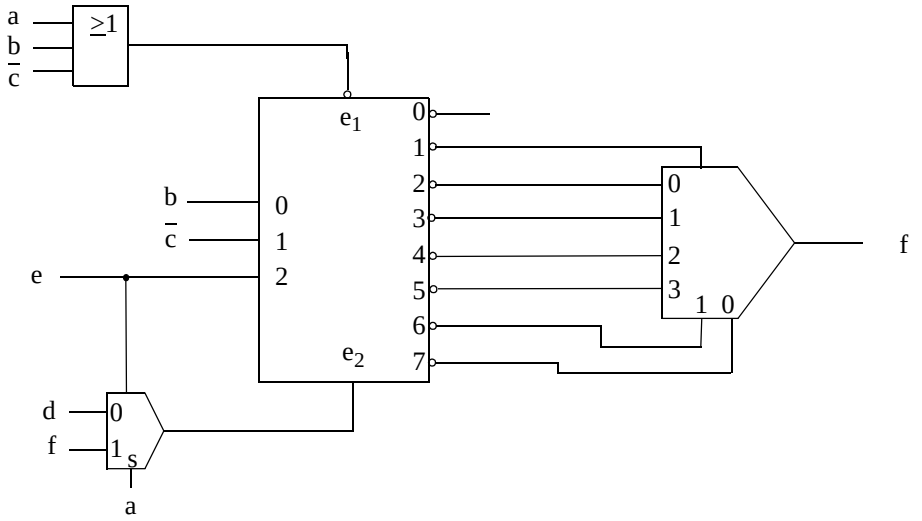
P27. a) Realice un MUX2:1 utilizando exclusivamente puertas NAND de 2 entradas. Incluya también una señal de habilitación, definiendo previamente cómo actúa (esto es, cuál es su nivel activo y cómo es la salida cuando hay deshabilitación.

b) Repita "a)" utilizando sólo puertas NOR de 2 entradas.

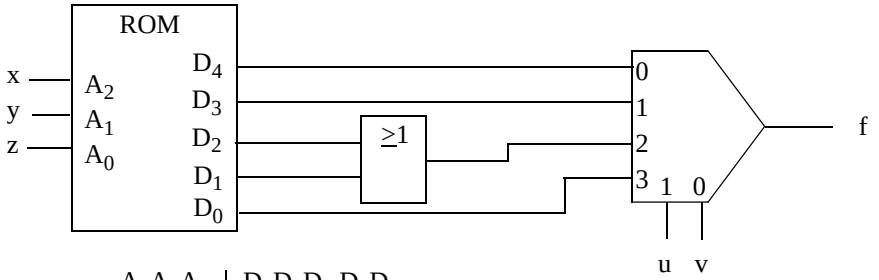
c) Describa el circuito de la Figura. (En particular, debe dar nombre a todos los terminales, identificando si son entradas y salidas, cuáles son sus niveles activos y su significado funcional; describir la operación del circuito; etc.). Dibuje el símbolo que corresponde a este circuito tomado como subsistema.



P28. Analice el circuito de la figura



P29. Rediseñe en dos niveles el circuito de la figura



$A_2A_1A_0$	$D_4D_3D_2$	D_1D_0
0 0 0	0 0 0	0 0
0 0 1	1 1 X	1 0
0 1 0	0 1 X	0 0
0 1 1	1 1 1	1 1
1 0 0	0 0 0	0 0
1 0 1	1 1 X	1 0
1 1 0	0 1 0	0 0
1 1 1	1 0 X	0 1

P30. Diseñe la función multisalida

$f_1(a, b, c) = \sum(0, 2, 4, 6)$

$f_2(a, b, c) = \prod(1, 2, 3, 6)$

$f_3(a, b, c) = \prod(2, 5, 6, 7)$

Haciendo uso de: a) una ROM; b) una PLA;c) una PLA del tipo AND-NOR.

P31. Sean $f(a, b, c, d, e) = \sum(2, 4, 5, 9, 10, 11, 13, 18, 20, 21, 24, 26, 27, 29, 31) + d(0)$
$g(a, b, c, d, e) = \prod(4, 6, 7, 10, 11, 14, 17, 20, 22, 24) + d(0, 25, 26, 27, 28, 29, 30)$
Disponemos de una ROM de tres líneas de dirección y hasta 10 MUX 2:1.
a) Diseñe las funciones f y g
b) Obtenga, además, la función $h = \bar{f} \cdot g$
Las variables están en único raíl.

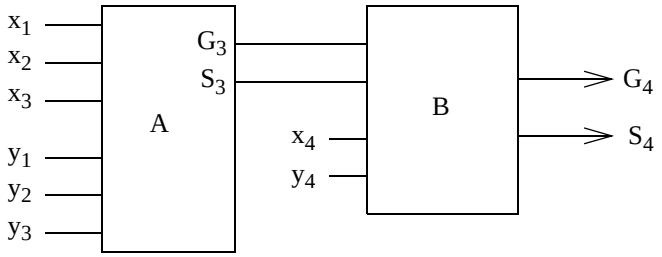
P32. Determinado proceso químico es controlado por dos sistemas idénticos S_1 y S_2. Cada sistema mide dos parámetros: valor de ajuste (A_1 y A_2, cada uno de dos bits) y valor base (B_1 y B_2, cada uno de cuatro bits). La operación es de la siguiente forma:

- Si los valores base medidos por ambos sistemas difieren en menos de tres unidades, el valor de salida corresponderá a la base medida por S_1.
- Si los valores base de S_1 y S_2 difieren en tres o más unidades, el valor de salida corresponderá a la resta "valor base menos valor de ajuste" del sistema que haya medido mayor valor base.

Muestre un diagrama de bloques y realice un diseño utilizando subsistemas combinacionales.

P33. Sea el bloque lógico A que compara la magnitud de dos números de tres bits, $X_3 = x_1x_2x_3$ e $Y_3 = y_1y_2y_3$ donde x_3 e y_3 son los bits menos significativos. El bloque A tiene dos salidas G_3 y S_3 tales que $G_3 = 1$ si y sólo si $X_3>Y_3$; $S_3 = 1$ si y sólo si $X_3<Y_3$ y $G_3 = S_3 = 0$ si y sólo si $X_3 = Y_3$.

a) Diseñe una unidad lógica B tal que junto con el bloque A sirva para comparar dos números de cuatro bits ($X_4 = x_1x_2x_3x_4$ e $Y_4 = y_1y_2y_3y_4$) tal como se muestra en la figura. Obtenga expresiones para G_4 y S_4 en función de las entradas al bloque B y muestre una realización de estas expresiones usando sólo puertas NAND.

b) Muestre una realización del bloque A utilizando sólo bloques de tipo B.

Las constantes 0 y 1 están disponibles.