

**Problema 3.-** El mapa de memoria de un microprocesador con bus de direcciones de 16 bits está ocupado por 8K ROM y 20K RAM. Diseñe el circuito de decodificación necesario si se dispone de chips de 8K\*4 ROM, 16K\*4 RAM y 4K\*8 RAM.

**Solución.-**

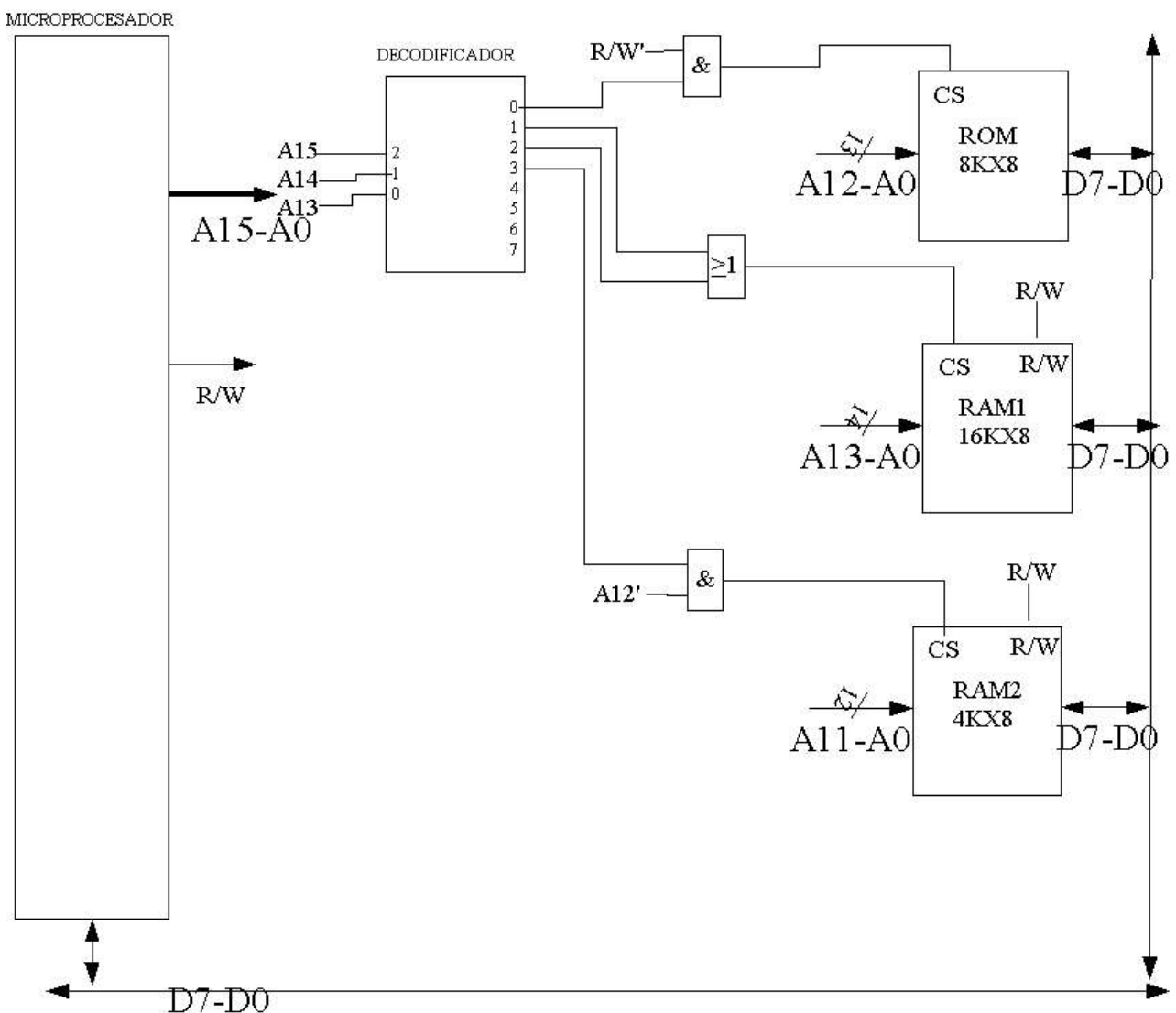
No hay indicación acerca de dónde se deben situar las memorias por lo que queda a libre elección. Ver mapa de memoria de la posible solución. Suponiendo que las memorias tienen su CS activos en alta, las expresiones de los Csx son:

$$CS_{rom} = A_{15}' A_{14}' A_{13}'$$

$$CS_{ram1} = A_{15}' A_{14}' A_{13} + A_{15}' A_{14} A_{13}'$$

$$CS_{ram2} = A_{15}' A_{14} A_{13} A_{12}'$$

El circuito de decodificación



\$0000	A14=0	A13 =0 ROM 8K	A12 =0	
			A12 =1	
		M1	A13 =1 RAM1 16K	A12 =0
				A12 =1
	A14=1	RAM1 A13 =0	A12 =0	
			A12 =1 M2	
		A13 =1	A12 =0 RAM 2 4K	
			A12 =1 M2	
	A15=0	A14=0	A13 =0	A12 =0
				A12 =1
A13 =1			A12 =0	
			A12 =1	
A14=1		A13 =0	A12 =0 M3	
			A12 =1	
		A13 =1	A12 =0 M3	
			A12 =1	
\$FFFF		A15=1	A14=0	A12 =0
				A12 =1
	A13 =1			A12 =0
				A12 =1
	A14=1		A13 =0	A12 =0 M3
				A12 =1
			A13 =1	A12 =0 M3
				A12 =1