

PRÁCTICA 2: SISTEMAS DIGITALES

1 OBJETIVOS:

1.1 Manejo de un software de simulación

1.2 Desarrollo de un Sistema Digital sencillo con componentes reales.

2 ESTUDIO TEÓRICO:

Se pretende realizar varios ejercicios de implementación de sistemas digitales sencillos:

2.1 Se desea desarrollar un Sistema Digital que permita contar el número de unos almacenados en un registro de desplazamiento de 8 bits. El procedimiento a seguir requiere que, cuando se active la entrada X_s , un dato de 8 bits cualquiera se cargue en el registro de desplazamiento para, después, ir desplazando su contenido en sucesivos ciclos de reloj. Dependiendo del valor del bit que se muestra en la salida del registro se procederá, o no, a incrementar un contador. Es necesario el uso de un segundo contador para establecer el número de desplazamientos o iteraciones a realizar por el sistema.

2.2 Se desea desarrollar un Sistema Digital que permita transmitir en serie un byte siguiendo un protocolo asíncrono simple. En dicho protocolo, inicialmente se transmite un bit de START que es un 0 lógico, a continuación se transmiten los 8 bits de datos, empezando por el menos significativo o LSB, y, finalmente, se transmite un bit de STOP que es un 1 lógico. La duración de cada bit del protocolo asíncrono equivalen a 16 ciclos de reloj del sistema. Cuando se active la entrada X_s , un dato de 8 bits, junto con los bits de START y STOP, se cargarán en un registro de desplazamiento con el tamaño adecuado (seguramente se necesitarán varios registros conectados en serie). Un contador establece la duración del tiempo de un bit mientras que, otro, establece el número de iteraciones que se realizarán hasta que se transmitan todos los bits.

3 REALIZACIÓN EXPERIMENTAL

3.1 Sistema contador del número de unos.

3.1.1 Estudie las características de los contadores 74191. Suponiendo que los contadores requieren sólo la operación de carga y la de incremento, como mínimo, indique que terminales son esenciales para poder controlar dichas operaciones y muestre el valor lógico que deben tener los demás terminales. Como ya se sabe, uno de los contadores cuenta el número de 1's que están almacenados en el registro de desplazamiento y, el otro, el número de veces o desplazamientos que se tienen que realizar. ¿Cuáles deben ser los valores iniciales de carga para ambos contadores?

El integrado 74191 es un contador reversible de módulo 16 con salida de MAX/MIN y cuya tabla de funcionamiento que se muestra a continuación, donde #U/D selecciona cuenta ascendente cuando está a 0, o descendente cuando está a 1; #CTEN habilita la cuenta cuando está a 0 o la inhabilita cuando está a 1 y #LOAD establece la carga cuando está a 0. Téngase en cuenta que la señal de carga es asíncrona y tiene preferencia sobre cualquier otra señal de control, por tanto,

cuando ésta vale 0, y durante todo el tiempo en que se mantenga a 0, el contador sólo realiza la operación de carga.

#LOAD	#CTEN	#U/D	CONT ←	Descripción
0	X	X	0	Carga asíncrona
1	1	X	CONT	Inhibición
1	0	0	CONT + 1	Up
1	0	1	CONT - 1	Down

Uno de los contadores debe contar el número de unos que se almacenen en el registro de desplazamiento, por consiguiente, inicialmente se deberá poner a 0 (operación de carga con entradas DCBA=0000), deberá incrementarse e inhibirse de la cuenta. Por todo lo anterior se puede decir que las señales que se deben controlar de este primer contador son: #LOAD y #CTEN, mientras que #U/D se fija a 0.

El segundo contador debe contar 8 iteraciones. Teniendo en cuenta que el contador es módulo 16 y que el "carry" es la salida MAX/MIN, se deberá inicializar con el valor de cuenta 8, así, transcurridas 8 iteraciones, el contador alcanzará el estado de cuenta 15 en el que se activa la señal MAX/MIN. En principio las operaciones que se realizan sobre este contador son las mismas que con el anterior, es decir, carga, cuenta e inhibición, para lo que se usarán #LOAD y #CTEN, mientras que #U/D se fija a 0..

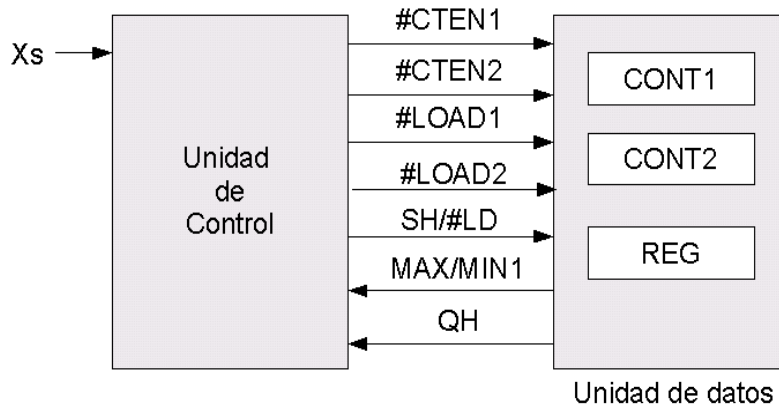
Sea CONT1 el contador que cuenta el número de iteraciones, y CONT2 el contador que cuenta el número de 1's almacenados en el registro REG. Para distinguir las señales de control de cada contador, se usará el subíndice 1 o 2 postpuesto al nombre de la señal de control. Además de la señales de carga e inhibición, se deberá tener en cuenta la salida MAX/MIN1 del contador 1.

3.1.2 Estudie las características del registro de desplazamiento 74165. Represente la tabla de funcionamiento del registro de desplazamiento y, al igual que en el apartado anterior, proceda a determinar cuales son los terminales esenciales para el control del registro en operaciones de carga y desplazamiento, así como los valores lógicos de los restantes terminales.

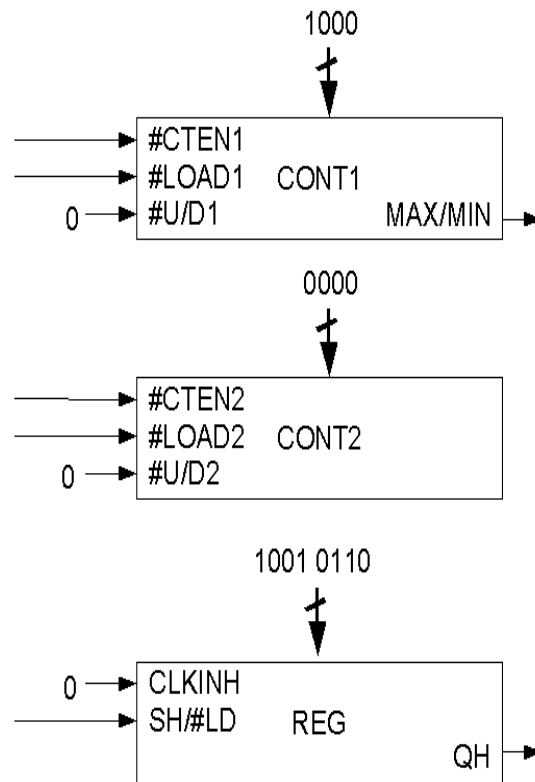
El integrado 74165 es un registro de desplazamiento de 8 bits cuya tabla de funcionamiento se representa a continuación. Dispone de dos señales de control: SH/#LD y CLKINH. La primera permite realizar un desplazamiento, cuando está a 1 o la carga asíncrona cuando está a 0. La segunda inhibe el reloj cuando está a 1 y no lo inhibe cuando está a 0. En principio, ambas señales deberán ser utilizadas por la unidad de control, junto con la salida QH-.

SH/#LD y CLKINH	REG ←	Descripción
0	0	Carga asíncrona
1	SHL(REG,SER)	Desplazamiento
1	REG	Inhibición

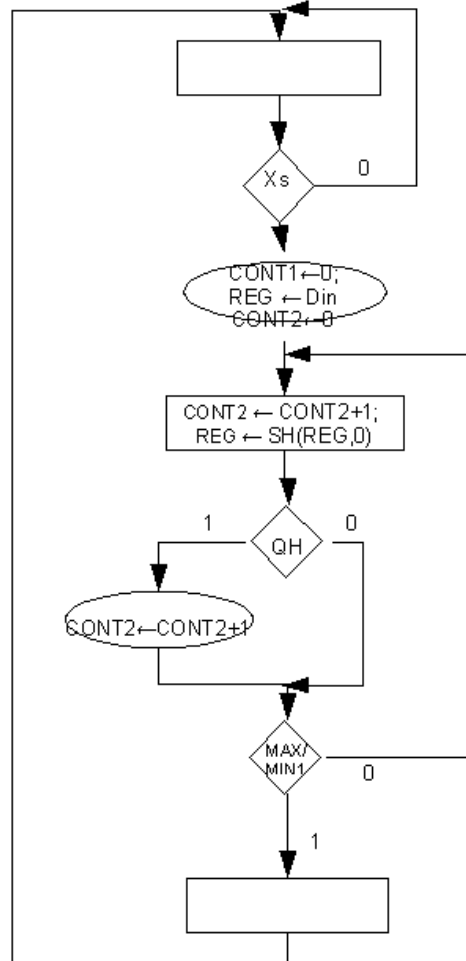
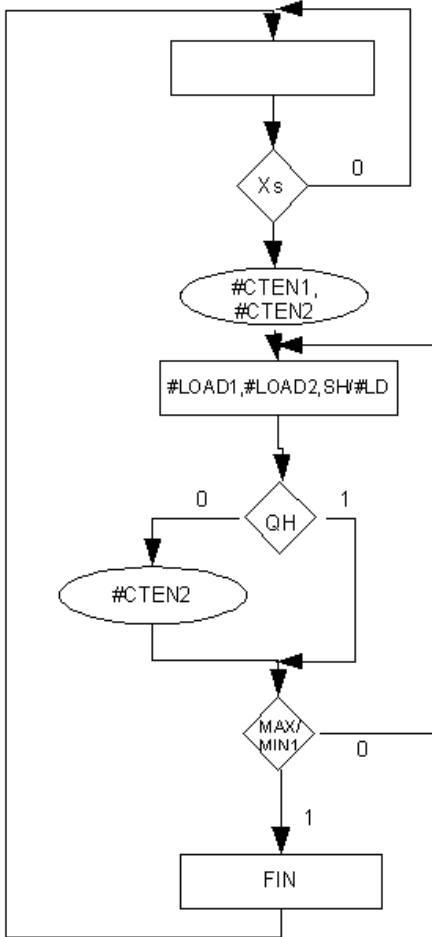
3.1.3 Defina un diagrama de bloques con las señales de la unidad de datos y control del sistema digital anterior.

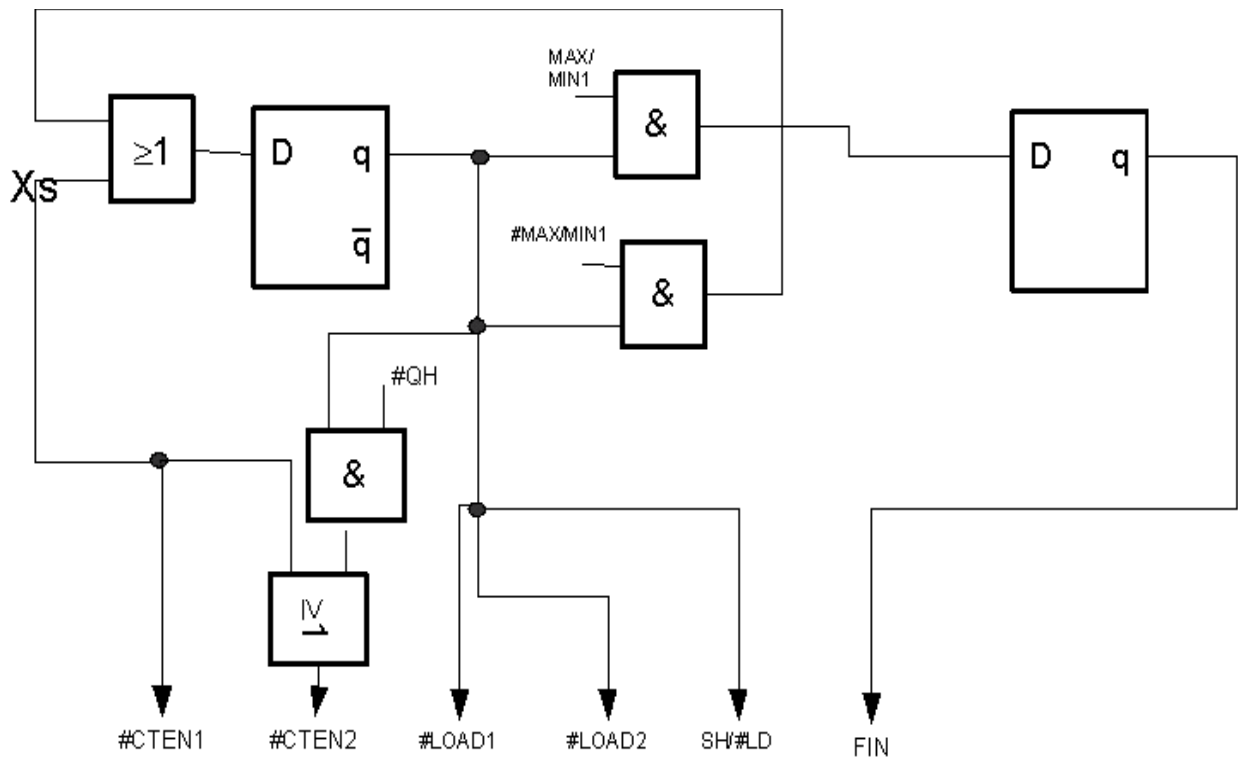


3.1.4 Represente, con los contadores y registros anteriores, una unidad de datos que posibilite el funcionamiento descrito y después dibújela en el MULTISIM.



3.1.5 Representa la carta ASM de la unidad de control y dibuje un controlador basado en 1 biestable por estado.

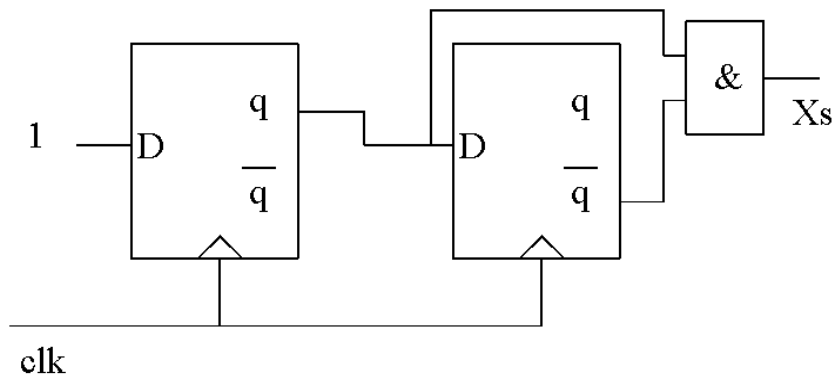




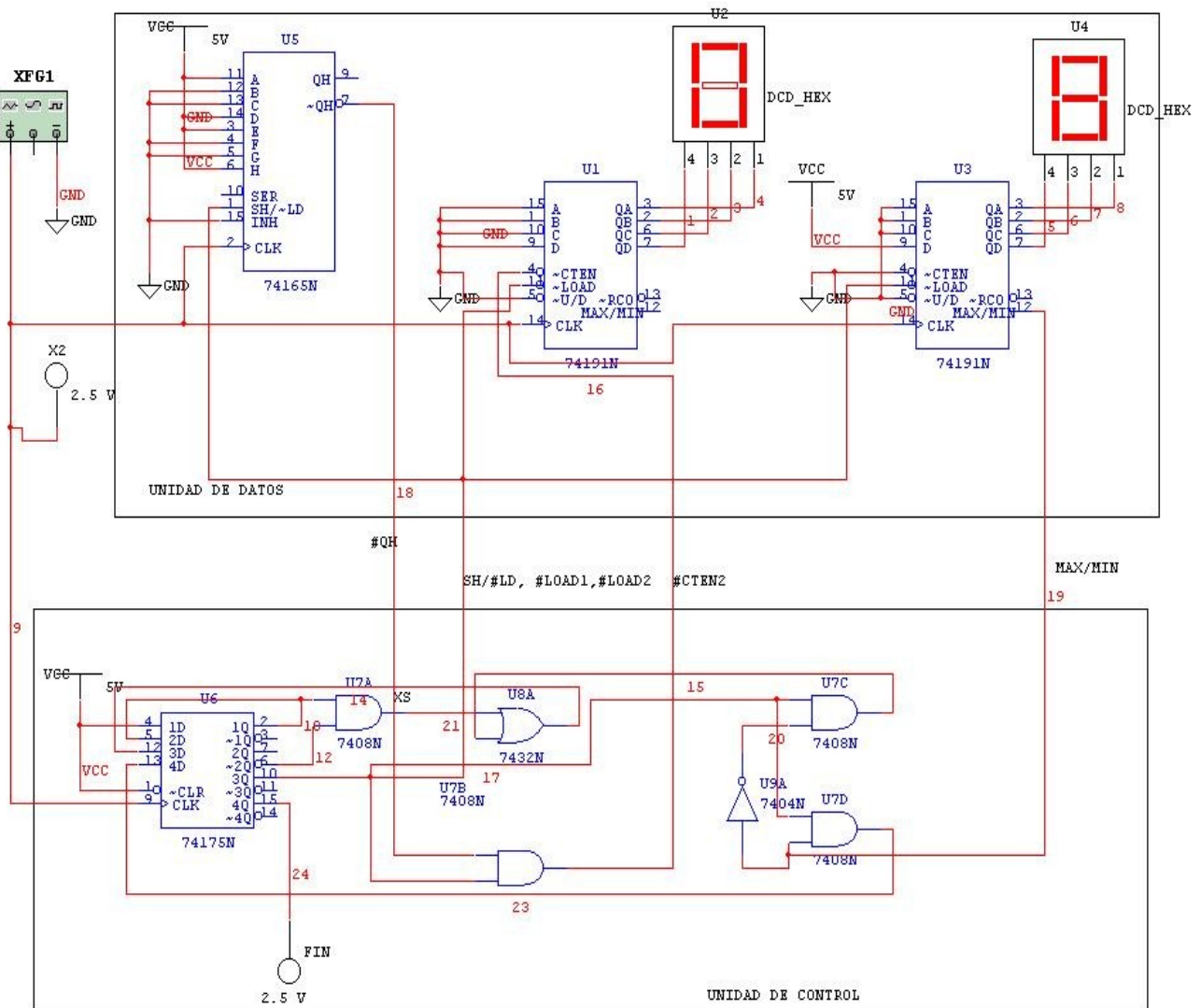
3.1.6 Estudie el circuito 74175 que contiene 4 biestables D y con las puertas lógicas (AND-7408, OR 7432 y NOT 7404), represente la unidad de control propuesta en el apartado anterior con MULTISIM.

El integrado 74LS175 contiene cuatro biestables D disparados por flanco de bajada y con señal de CLR asíncrona activa en baja y común para los cuatro biestables. En el simulador, el estado inicial se supone cero para todos los biestables, por consiguiente se podrá fijar a 1 la entrada de CLR. No se olvide de conectar la señal de reloj. Para cada biestables se tiene su salida con y sin complementar.

3.1.7 Implemente en MULTISIM el circuito de generación de la señal XS utilizando el circuito 74175. Compruebe su funcionamiento.



3.1.8 Compruebe el funcionamiento del sistema digital.



3.1.9 Obtenga la secuencia de señales de la unidad de control junto con Xs y clk y cotéjelas con las que indica la carta ASM.

3.2 Sistema de transmisión asíncrono

3.2.1 Repita los mismos apartados que para el sistema contador del número de unos.