

PRUEBAS DE HABILITACIÓN NACIONAL
PARA CONCURRIR A CONCURSOS DE
ACCESO AL CUERPO DE CATEDRÁTICOS
DE UNIVERSIDAD

Manuel Jesús Bellido Díaz

Madrid, 1 de Febrero 2006

Curriculum Vitae. Contenidos

- Datos Personales y Títulos Académicos
- Historial docente e investigador
- Publicaciones Científico-Técnicas
- Actividad Docente
- Actividad Investigadora
- Transferencia de resultados y cooperación
- Actividad de Gestión

Datos Personales y Títulos Académicos

- Nombre: Manuel Jesús Bellido Díaz
- Fecha de nacimiento: 14 -Julio-1964
- Categoría actual: Profesor Titular de Universidad
- Unidad Docente:
 - Departamento de Tecnología Electrónica
 - Escuela Técnica Superior de Ingeniería Informática
 - Universidad de Sevilla

Datos Personales y Títulos Académicos

- Licenciado en Física. Junio 1987
 - Facultad de Física. Universidad de Sevilla.
 - Expediente: 1,76
- Doctor en Física
 - Universidad de Sevilla
 - Marzo 1994
 - Calificación: Sobresaliente *cum laude*
 - Título: *Biestables CMOS VLSI bajo entradas asíncronas: Problemas y Aplicaciones*
 - *Director de Tesis:*
 - Manuel Valencia Barrero

Curriculum Vitae. Contenidos

- Datos Personales y Títulos Académicos
- Historial docente e investigador
- Publicaciones Científico-Técnicas
- Actividad Docente
- Actividad Investigadora
- Transferencia de resultados y cooperación
- Actividad de Gestión

Historial docente e investigador

- Puestos Docentes:

- Becario F.P.I de la Junta de Andalucía.

- Organismo: Dpto. Tecnología Electrónica. U. de Sevilla

- Período: 1-04-1988 a 31-07-1991

- Ayudante de Escuela Universitaria

- Organismo: Dpto. Tecnología Electrónica. U. de Sevilla

- Período: 1-08-1991 a 5-11-1991

- Profesor Asociado

- Organismo: Dpto. Tecnología Electrónica. U. de Sevilla

- Período: 6-11-1991 a 23-05-1996

- Profesor Titular de Universidad

- Organismo: Dpto. Tecnología Electrónica. U. de Sevilla

- Período: 24-05-1996 hasta la fecha de hoy.

Historial docente e investigador

- Pertenencia a Grupos de Investigación
 - Grupo MicroCircuitos Electrónicos de la Universidad de Sevilla (μ CEUS). (TIC-0124 de la J. de A.)
Período: 1-04-1988 hasta 31-12-1999
 - Grupo de Diseño de Circuitos Integrados Digitales y Mixtos (TIC-180 de la J. de A.)
Período: 2000 hasta la fecha
- Adscripción a Centros de Investigación
 - Vinculado al Centro Nacional de Microelectrónica-CSIC desde la creación de la sede de Sevilla.
 - Adscrito al Instituto de Microelectrónica de Sevilla desde 1998.

Curriculum Vitae. Contenidos

- Datos Personales y Títulos Académicos
- Historial docente e investigador
- **Publicaciones Científico-Técnicas**
- Actividad Docente
- Actividad Investigadora
- Transferencia de resultados y cooperación
- Actividad de Gestión

Publicaciones Científico-Técnicas: Libros

- *Libros (3):*

- *Temporización en Circuitos Integrados Digitales CMOS.*
Ed. Marcombo. Barcelona, 2000. Coautor

- *Logic-Timing Simulation and Degradation Delay Model.*
Ed. Imperial College Press, Nov. 2005.

- Coeditor y coautor de 3 capítulos.

- *Capítulos de Libro (5):*

- *Asynchronous Sequential Circuits. Wiley Encyclopedia of Electrical and Electronics Engineering.* **Ed. John Wiley and Sons. 1999.** Coautor 1 capítulo

- *Analog Design Issues in Digital VLSI Circuits and Systems.*
Ed. Kluwer. Boston, 1997. Coautor de 1 capítulo

Publicaciones Científico-Técnicas: Artículos

- N° de Artículos Publicados en Revistas Internacionales catalogadas en el JCR: 23* (2 aceptadas y pendientes de publicación)
- Revistas:
 - Electronics Letters: (5), 1992, 1997, 1999, 2001
Factor de Impacto aprox.: 1.0
 - International Journal of Electronics: (3*), 1993, 1995, aceptada en 2005 pendiente de publicación.
Factor de Impacto aprox.: 0.24
 - IEEE Journal of Solid-State: (1), 1995
Factor de Impacto: 0.92

Publicaciones Científico-Técnicas: Artículos

- Revistas

- IEEE Transactions on Computers: (1), 1995
Factor de Impacto: 0.76

- IEE Proceedings on Circuit, Devices, and Systems:
(2), 1998, 2000.
Factor de Impacto aprox.: 0.3

- Analog Integrated Circuits and Signal Processing: (1)
1997.
Factor de Impacto: 0.52

Publicaciones Científico-Técnicas: Artículos

- Revistas
 - Lectures Notes In Computer Science: (9), 2000, 2002, 2003, 2004, 2005.
Factor de Impacto aprox.: 0.5
 - Journal Of Low Power on Electronics: (1), aceptado 2006. Publicación Abril 2006. (*No aparece en JCR)

Publicaciones Científico-Técnicas: Períodos

- Período Pre-doctoral: 1988-1994
 - Trabajo Principal: Desarrollo de Tesis
- Período Post-doctoral: 1995-1999
 - Trabajo Principal: Culminación de trabajos propios de investigación.
Dirección de Tesis de Jorge Juan.
- Período de Dirección de Grupo: 2000 en adelante
 - Trabajo Principal: Captación Nuevos doctorandos.
Dirección de varias Tesis y Proyectos.
Nuevas Líneas de Investigación.
Consolidación de Grupo propio de Investigación.

Publicaciones Científico-Técnicas: Artículos

- Posición en la Lista de Autores
 - Primer Autor: 3
EL 1992,
IJE, 1995
IEE P. CDS, 2000.
 - Segundo Autor: 10
IEEE TC, 1995
EL, 1997, 1999, 2000
A.I.C.S.P, 1997,
LNCS, 2000, 2003, 2004, 2005
IJE, 2006
 - Tercer Autor: 5
LNCS, 2002, 2005
JOLPE, 2006

Publicaciones Científico-Técnicas: Comunicaciones a Congresos

- N° de Trabajos presentados en Congresos de carácter Científico-Técnicos: 57 *(2 aceptados para 2006)
- Congresos Científico-Técnicos Nacionales:
 - Diseño de Circuitos Integrados y Sistemas (DCIS) 1989, 1991, 1992, 1993, 1994, 1995, 1996, 1997, 1998, 1999, 2000, 2001, 2002, 2003, 2004, 2005.
 - Seminario de Automática y Electrónica Industrial (SAAEI). 2003
 - Jornadas de Computación Reconfigurable y Aplicaciones. (JCRA). 2003

Publicaciones Científico-Técnicas: Comunicaciones a Congresos

- Congresos Científico-Técnicos Internacionales:
 - Midwest Symposium on Circuits and Systems (MIDWEST). 1992
 - International Symposium on Circuit and Systems (ISCAS). 1993, 2000, 2001
 - European Solid-State Circuits Conference (ESSCIR) 1993, 1994
 - European Design Automation and CAD (EURODAC) 1993
 - Conference on Asynchronous Design Methodologies 1995

Publicaciones Científico-Técnicas: Comunicaciones a Congresos

- Congresos Científico-Técnicos Internacionales:
 - Workshop of ACID Group. 1995
 - Power and Timing Modelling Optimization and Simulation (PATMOS). 1997, 1998, 1999, 2000, 2001, 2002, 2003, 2004
 - International Conference on Electronics, Circuits and Systems (ICECS). 1998, 2001
 - Design Automation and Test in Europe Conference (DATE). 2001, 2005

Publicaciones Científico-Técnicas: Comunicaciones a Congresos

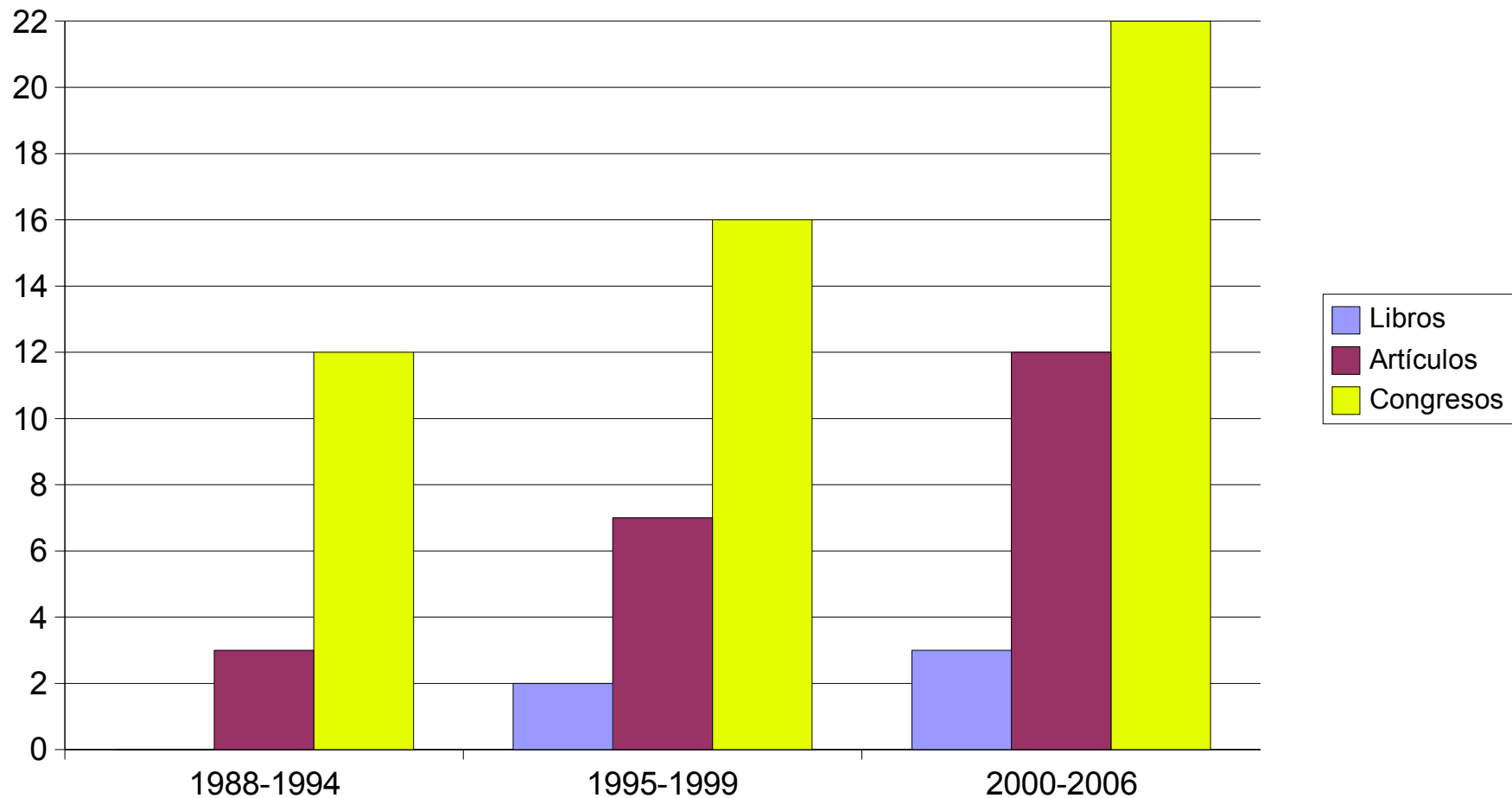
- Congresos Científico-Técnicos Internacionales:
 - International Workshop on Logic and Synthesis (IWSL). 2001
 - Annual Simulation Symposium. (ANSS) 2003
 - International workshop IBERCHIP, 2005, 2006

Publicaciones Científico-Técnicas: Comunicaciones a congresos

- Posición en la Lista de Autores
 - Primer Autor: 9
1989, 1991, 1992, 1993, 1994, 2001, 2003
 - Segundo Autor: 30
1993, 1994, 1995, 1996, 1997, 1998, 1999, 2000,
2001, 2002, 2003, 2004, 2005
 - Tercer Autor: 7
1998, 2001, 2002, 2003, 2005

Publicaciones Científico-Técnicas: Resumen

Nº de Publicaciones por período de investigación



Curriculum Vitae. Contenidos

- Datos Personales y Títulos Académicos
- Historial docente e investigador
- Publicaciones Científico-Técnicas
- **Actividad Docente**
 - Asignaturas Impartidas
 - Publicaciones Docentes
 - Proyectos de Innovación Docente
 - Otros Méritos Docentes
- Actividad Investigadora
- Transferencia de resultados y cooperación
- Actividad de Gestión

Actividad Docente: Docencia Universitaria

- Período: 1988-2006
- Titulaciones:
 - Física Esp. electrónica
 - Diplomado en Informática
 - Licenciado en Informática
 - Ingeniero en Informática

- Departamentos:
 - Electrónica y Electromagnetismo
 - Ingeniería Electrónica, de Sistemas y Automática
 - Tecnología Electrónica

Actividad Docente: 1^{er} y 2^o Ciclo

- | Asignatura | Curso | Periodicidad |
|---|-------|--------------|
| Teoría de Conmutación | 5° | Anual |
| Circuitos y Sistemas Digitales | 1° | Anual |
| Electrónica | 2° | Anual |
| Fundamentos de Computadores | 1° | Cuatrimstral |
| Estructura de Computadores | 1° | Cuatrimstral |
| Tratamiento Digital de Señal | 3° | Cuatrimstral |
| Diseño de Computadores: Síntesis Lógica | 5° | Cuatrimstral |

Actividad Docente: 3^{er} Ciclo

- Cursos de Doctorado
 - Asignatura: Diseño Lógico VLSI
Programa: Informática. U. de Sevilla
Años: 1996/97
 - Asignatura: Entornos Informáticos para el diseño de sistemas digitales CMOS
Programa: Informática Industrial. U. de Sevilla
Años: 1997/98, 1998/99
 - Asignatura: Sistemas Informáticos de bajo coste para el diseño de circuitos electrónicos
Programa: Informática Industrial. U. de Sevilla
Años: 1999/00, 2000/01, 2001/02, 2003/04

Actividad Docente: 3^{er} Ciclo

- Cursos de Doctorado
 - Asignatura: Diseño de Circuitos Electrónicos en entornos de Código Abierto
Programa: Informática Industrial. U. de Sevilla
Años: 2004/05
 - Asignatura: Circuitos CMOS de Alta Velocidad
Programa: Ingeniería Electrónica, Informática y de Sistemas. U. de Cádiz
Años: 1998/99, 1999/00

Actividad Docente: Publicaciones

Libros

- Actas del II Congreso de Tecnologías Aplicadas a la Enseñanza de la Electrónica. 1996
 - Co-Editor
- Problemas de Circuitos y Sistemas Digitales. Ed. Mc. Graw-Hill, 1997
 - Coautor

Actividad Docente: Publicaciones

Artículos

- *Multimedia System for Instruction and Learning Electronics.*
Lecture Note in Computer Science. 1996
 - 2º Autor
 - Factor de Impacto: 0.87
- *Aprendiendo a Diseñar Circuitos Integrados Digitales Mediante el uso del Ordenador.* 1999
Revista de Enseñanza Universitaria (U. de Sevilla)
- *Aprendizaje Interdisciplinar de la Electrónica y las Comunicaciones.* 2003
Revista de Enseñanza Universitaria (U. de Sevilla)

Actividad Docente: Publicaciones Comunicaciones en Congreso

- N° de Trabajos en Congresos de carácter docente: 19
- Congresos docentes nacionales:
 - Tecnologías Aplicadas a la Enseñanza de la Electrónica. (TAEE). 1994, 1996, 1998, 2000, 2004
 - Jornadas de Tecnología Electrónica (JTEC). 1995
 - Symposium de Innovación Universitaria (SIU) 1995
 - Jornadas de Innovación Educativa en las enseñanzas Técnicas. 1995

Actividad Docente: Publicaciones Comunicaciones en Congreso

- Congresos docentes internacionales:
 - International Conference on Telecommunications and Electronics. (TELEC)
2000, 2002, 2004
 - European Workshop on Microelectronics Education. (EWME).
2002
 - International workshop IBERCHIP, 2005
- Trabajos Presentados: 8

Actividad Docente: Innovación Docente

- Participación en Proyectos de Innovación Docente:
 - “Espacio Multimedia de Enseñanza-Aprendizaje de la Electrónica”. Curso 1994/95
 - “Aprendiendo a diseñar circuitos integrados mediante ordenador”. Curso 1997/98
 - “Aprendizaje interdisciplinar de la tecnología electrónica y de las comunicaciones”. Curso 2001/02
- Proyecto de norma experimental para la Especificación, Diseño, Elaboración y Actualización de los programas de las asignaturas:
 - Asignatura: Diseño de Computadores: Síntesis Lógica. Curso 2004/05

Actividad Docente: otros méritos

- Otros Cursos Impartidos
 - Introducción al sistema operativo LINUX
Instituto Superior Politécnico “Jose Antonio Echeverría”.
La Habana, Cuba. 15 Horas. Julio 2000.
 - Diseño de Procesadores: Síntesis Lógica
Universidad de Rosario. Argentina. 20 Horas. Oct. 2001
 - Seminario de Microelectrónica.
 - Universidade Federal de Rio Grande Do Sul.
 - Universidade De Pelotas
 - Cursos de Extensión Universitaria:
 - Dirección: 4 (40Horas/curso)
 - Profesor: 10

Actividad Docente: otros méritos

- Otros Méritos Relacionados con la Docencia
 - Proyectos Fin de Carrera Dirigidos: 14
 - Cursos de formación recibidos: 8
 - Tramos Docentes reconocidos (Quinquenios):
3 tramos (1988-93, 1993-98, 1998-03)

Actividad Docente: otros méritos

- Resultado de Encuestas Docentes:

- CSD: 1993/94 1995/96
 4.3 sobre 5 4.0 sobre 5
- Electrónica: 1993/94
 4.1 sobre 5
- DCSL: 2003/04 2004/05
 Notable Notable
- FC y EC: 1998/99 2002/03 2003/04 2004/05
 Notable Notable Sobresa. Sobresa.

- Premio a la Excelencia Docente:

- Recibido en Diciembre de 2005.

Currículum Vítae. Contenidos

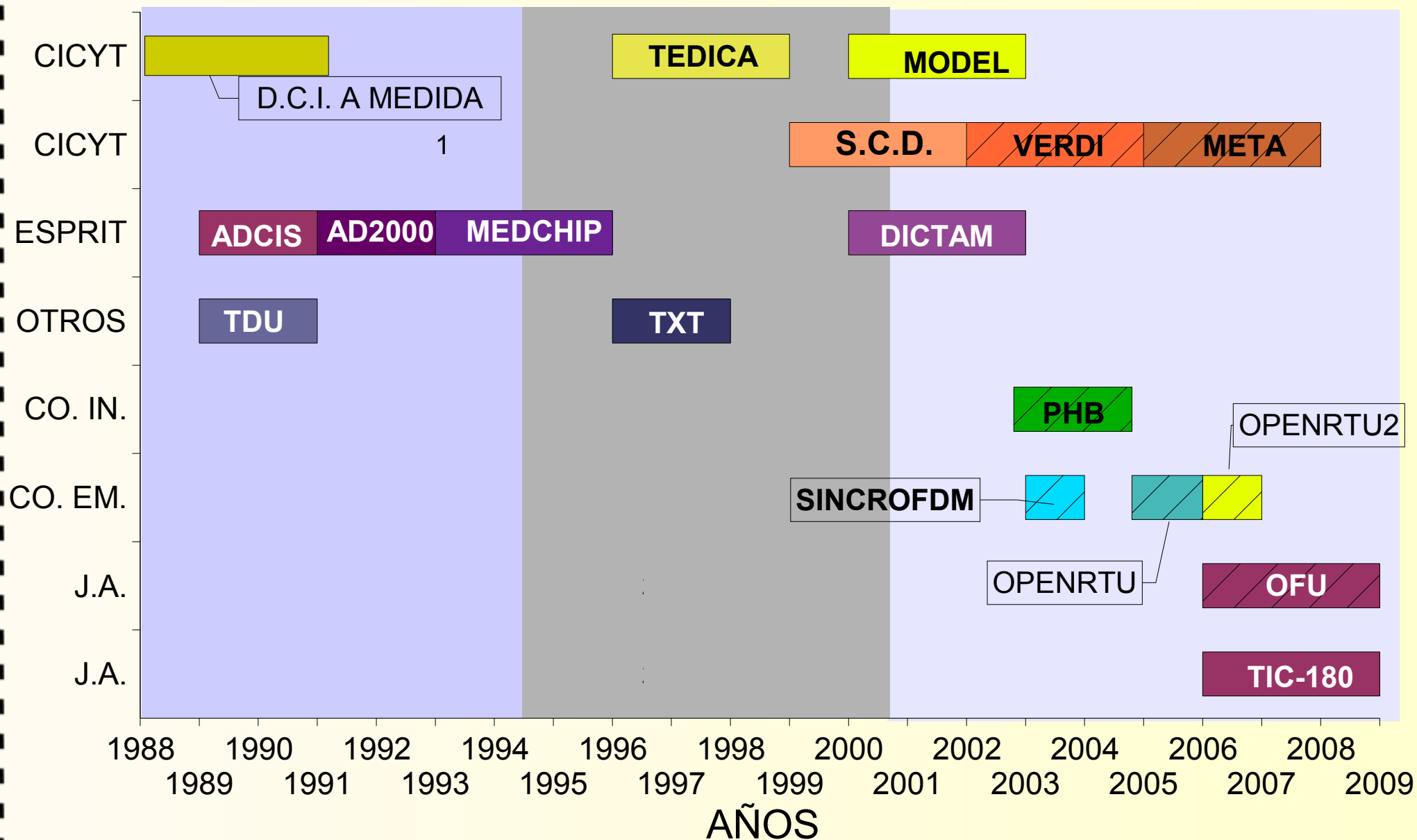
- Datos Personales y Títulos Académicos
- Historial docente e investigador
- Publicaciones Científico-Técnicas
- Actividad Docente
- Actividad Investigadora
 - Proyectos de Investigación Financiados
 - Líneas de Investigación Propias y Grupos de Investigación
 - Cooperación Internacional y con Empresas
 - Otros méritos relevantes de investigación
- Transferencia de resultados y cooperación
- Actividad de Gestión

Actividad Investigadora: Proyectos

Pre-Doctoral

Post-Doctoral

Dirección grupo



Actividad Investigadora: Líneas de Investigación

- **Temporización en Circuitos Integrados Digitales**
- **Modelado del comportamiento dinámico de bloque lógicos en Circuitos Integrados digitales CMOS VLSI**
- **Diseño e Implementación de sistemas digitales de aplicación en control industrial**

Actividad Investigadora: Líneas de Investigación

- Temporización en Circuitos Integrados Digitales

Metaestabilidad

TESIS DOCTORAL

**Modelado y
caracterización
de la metaestabilidad**

**Evaluación de la
Transferencia de
Metaestabilidad:
Sincronizadores**

**Diseño de Arbitradores
Insensibles a
Metaestabilidad**

**Metaestabilidad en
Latches dinámicos**

Autotemporizados

**Esquemas de
Circuitos Asíncronos
Autotemporizados**

**Diseño de
Estructuras
Diferenciales**

**Esquemas de
temporización
en CSS**

**Esquemas PALACS:
Inmunidad frente
a clock skew**

**Análisis de prestaciones:
Reducción Consumo
Mayor velocidad**

**Desarrollo de Código VHDL
para implementación
de PALACS**

TESIS EN DESARROLLO
(David Guerrero)

Actividad Investigadora: Líneas de Investigación

- RESULTADOS:

- TESIS DOCTORAL PROPIA

- PUBLICACIONES:

- Revistas internacionales: 9

- Congresos internacionales: 24

- PROYECTOS:

- D.C.I. A MEDIDA (ME87-0004), ADCIS (ESPRIT 2193)TEDICA (TIC95-0094), TXT96-2284.

- Línea abierta de investigación: esquemas PALACS

- Publicaciones en revistas y congresos

- Propuesta de Tesis doctoral (David Guerrero)

Actividad Investigadora: Líneas de Investigación



Modelado del Comportamiento Dinámico de bloques lógicos CMOS

Objetivos: Desarrollar herramientas precisas de análisis del comportamiento dinámico en circuitos digitales integrados CMOS en el nivel Lógico

Consumo de potencia

Comportamiento temporal

Ruido de conmutación

⇒ Modelo de Potencia

⇒ Modelo de Retraso DDM

⇒ Modelo de ruido de conmutación

Medida precisa de la actividad de conmutación y la simultaneidad

PROCESO DE CARACTERIZACIÓN DE CELDAS

Analizador de potencia

SIMULADOR LÓGICO-TEMPORAL

Analizador de ruido de conmutación

ANÁLISIS DE LAS PRESTACIONES EN LAS SIGUIENTES APLICACIONES

DISEÑO PARA BAJA POTENCIA

VERIFICACIÓN DE CID EN EL NIVEL LÓGICO

SIMULACIÓN DE CIRCUITOS MIXTOS

Actividad Investigadora: Líneas de Investigación



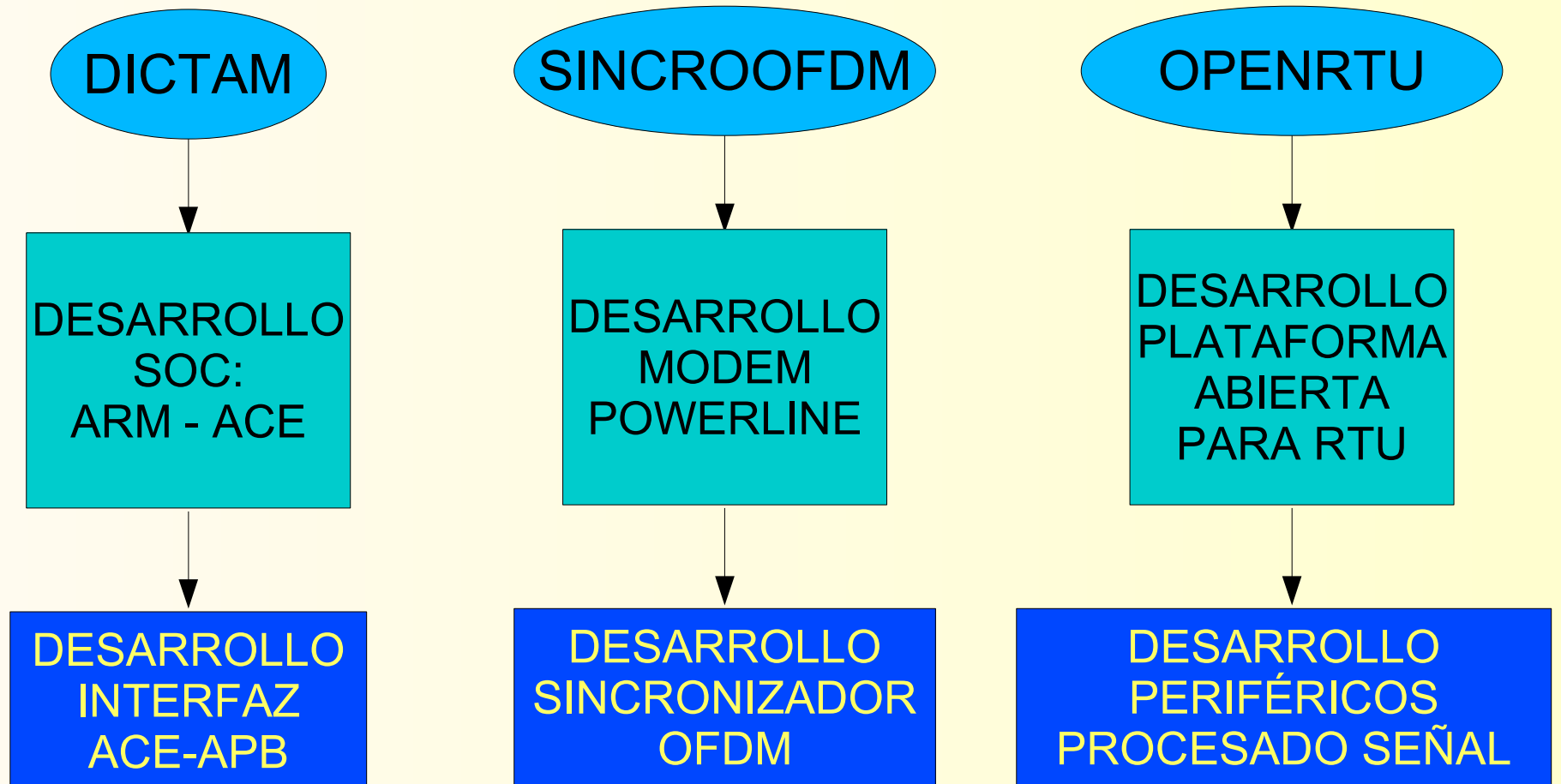
Modelado del Comportamiento Dinámico de bloques lógicos CMOS

RESULTADOS PRINCIPALES:

RESULTADOS			
MODELOS	DEGRADATION DELAY MODEL (DDM) [JUAN97,98,00, BELL00]		
HERRAMIENTAS	HALOTIS: Simulador Lógico temporal con DDM [JUAN99,RUIZ01]	AUTODDM: caracterización de parámetros del DDM AUTOTPN	
PUBLICACIONES	REVISTAS INTERNACIONALES	CONGRESOS INTERNACIONALES	CONGRESOS NACIONALES
	7 (EL. LE.: [JUAN97,99], IEE C. and S.: [BELL00], LNCS [JUAN00, RUIZ02, MILL02, 04])	20 (ISCAS: [JUAN00, BELL01] DATE: [RUIZ01], PATMOS, DCIS)	3 (DCIS)
PROYECTOS DE INVESTIGACIÓN	3: TIC2000-1350): MODEL (Finalización: Dic-2003); TIC2001-2283, VERDI (Finalización Dic-2004); TIC2004-00840 META (Finalización Dic. 2007)		

Actividad Investigadora: Líneas de Investigación

- DISEÑO E IMPLEMENTACIÓN DE SISTEMAS DIGITALES DE APLICACIÓN EN CONTROL INDUSTRIAL
 - CODIFICACIÓN VHDL Y SÍNTESIS AUTOMÁTICA



Actividad Investigadora: Líneas de Investigación

- PLANTEAMIENTO DE TRABAJO EN GTM:
 - Desarrollo de sistemas digitales sobre PLD's:
 - Entorno de diseño automatizados de DSP's (System Generator-EDK-ISE)
 - Diseño e implementación de SoC:
 - Metodologías de diseño basadas en microprocesadores empotrados: Microblaze (XILINX), LEON (OPENHARDWARE)

Actividad Investigadora: Líneas de Investigación

OPENRTU2:
TELVENT-GTM

ADAPTAR LOS
ALGORITMOS DSP
PARA SU MEJOR
IMPLEMENTACIÓN EN FPGA

SOLICITADO
A J.A.
PENDIENTE
CONCESIÓN

OFU*: Sistemas Empotrados Abiertos de Unidades
Terminales Para Sistemas de Control Industrial

Objetivo: Diseño de una Unidad Terminal abierta y flexible basada en: 1.- Sistemas Abiertos
2.- Un núcleo central que integre la mayor parte del sistema (sobre FPGA)

Sistema Integrado

- μ P LEON
- Metodología Diseño de Periféricos para LEON
- Diseño DSP's
- Implementación controladores puertos

GTM

Sistema no Integrado

- Adaptadores com.
- Adaptadores analógicos
- Adaptadores Digitales
- Arquitectura de expansión

TIC-153

Diseño Software

- Sistema operativo: LINUX
- Diseño Protocolos de Comunicación
- arquitecturas tcp/ip. EPA

TIC-150

* Open Flexible Unit (Financiación J.A.: 131.000Euros)

Actividad Investigadora: GTM

- GTM: Grupo Tecnología Microelectrónica
 - www.dte.us.es/gtm
 - Profesores Departamento de Tecnología Electrónica. U.S.
 - Adscritos al IMSE-CNM. Unidad de Diseño Digital y Mixto
- Miembros: 12
 - Dirección:
 - Dr. Manuel Valencia
 - Dr. Manuel J. Bellido
 - Doctores: 4
 - Doctorandos: 8

Actividad Investigadora: GTM

- Dirección de Trabajos

- Tesis Finalizadas:

- *Degradación del retraso de propagación en puertas Lógicas CMOS VLSI.* Dr. Jorge Juan Chico. Octubre 2000

- Tesis en desarrollo y Trabajos para obtener DEA:

- *Simulación Lógica-temporal de alta precisión de circuitos CMOS VLSI.* Paulino Ruiz de Clavijo. DEA en Julio 2002
 - *Modelado y Caracterización de Bloques lógicos digitales.* Alejandro Millán Calderón.
 - *Esquemas de Temporización en Circuitos Integrados Secuenciales.* David Guerrero Martos. DEA en Julio 2003
 - *Diseño de Microprocesadores específicos para SoC.* Enrique Ostúa Arangüena. DEA en Julio 2005
 - *Diseño de Periféricos de Procesado Digital de Señal para RTU..* Julian Viejo Cortes. DEA en Febrero 2006

Actividad Investigadora: Pertenencia a Grupos de Investigación

- Grupo μ CEUS: Períodos Pre y Post Doctoral (1988-2000) (TIC-0124 Catálogo J.A.)
 - Director: José Luis Huertas Díaz
 - N° Miembros: 14 (1988) - >60 (2000)
 - Sede de Sevilla del CNM desde 1989.
 - Instituto de Microelectrónica de Sevilla desde 1998:
 - Unidad de Diseño Analógico
 - Unidad de Diseño Analógico y Mixto
 - Unidad de Diseño Digital y Mixto

Actividad Investigadora: Pertenencia a Grupos de Investigación

- Grupo de Diseño de Circuitos Integrados Digitales (TIC-180 J.A.)
 - N° Miembros: 28
Doctores: 8. No-doctores: 20
 - Calificación según la J.A. año 2003: 25 (Máxima Puntuación)
 - Grupos de Trabajo Doctores Doctorandos

Lógica Difusa	3	9
Diseño Digital/Mixto	1	3
GTM	4	8

Actividad Investigadora: Otros Aspectos Relevantes

- Reconocimiento de Méritos Investigadores (Sexenios):
 - 1^{er} Tramo: 1/Abril/88 - 31/Diciembre/1993
 - 2^o Tramo: 1/Enero/94- 31/Diciembre/1999
 - 3^{er} Tramo: 1/Enero/00- 31/Diciembre/2005 (Solicitado)
- Miembro Editor Board Journal of Low Power Electronics
- Revisor Artículos en Revistas:
 - Electronics Letters
 - International Journal of Electronics
 - IEEE Transaction on Circuits and Systems
 - IEE Proceedings of Computer and Digital Technics

Actividad Investigadora: Otros Aspectos Relevantes

- Revisor de Comunicaciones en Congresos:
 - DCIS
 - PATMOS
 - SIM
- Session Chair: DCIS, TAEE
- Conferencia Invitada: 18th-SIM, Novo-Hamburgo (Brasil) Julio 2003
 - “Logic Timing Simulation and Degradation Delay Model”

Currículum Vitae. Contenidos

- Datos Personales y Títulos Académicos
- Historial docente e investigador
- Publicaciones Científico-Técnicas
- Actividad Docente
- Actividad Investigadora
- Transferencia de resultados y cooperación
- Actividad de Gestión

Transferencia de resultados y Cooperación: Cooperación con Universidades extranjeras

Argentina	U. Rosario
Brasil	U. Federal de Rio Grande do Sul
	U. Pelotas
Cuba	Instituto Superior Politécnico José Antonio Echeverría (CUJAE)
	U. Oriente
Francia	Laboratoire d'Informatique, de Robotique et de Microélectronique de Montpellier (LIRMM)
Portugal	Instituto Superior Técnico (IST- U. Técnica de Lisboa)

Transferencia de resultados y Cooperación: Cooperación con Universidades de España

U. de Cádiz
U. Complutense
U. Politécnica de Cataluña
U. de Huelva

Transferencia de resultados y Cooperación: Cooperación con Universidades de España

Desarrollos Electrónicos e Informáticos S.A.
(DEINSA)

European Software Institute (ESI)

OS Serveis i Solucions (OS3)

SAINCO/TELVENT

Currículum Vitae. Contenidos

- Datos Personales y Títulos Académicos
- Historial docente e investigador
- Publicaciones Científico-Técnicas
- Actividad Docente
- Actividad Investigadora
- Transferencia de resultados y cooperación
- Actividad de Gestión

Actividad de Gestión

- Tareas de gestión Finalizadas
 - Miembro Junta Facultad de Física (4 años)
 - Miembro comisiones de centro y departamentales:
 - Comisión Económica. DTE y ETSII
 - Comisión Docente. DTE
 - Representante de la ETSII en Consejo Universitario del Deporte

Actividad de Gestión

- Tareas de Gestión Actuales
 - Miembro electo de la Junta de la ETSII (2ª legislatura consecutiva)
 - Miembro de la Comisión de Investigación del DTE
 - Jefe de los Laboratorios de las áreas de hardware de la ETSII

Actividad de Gestión

- Jefe de Laboratorios ETSII:
 - Departamentos: Tecnología Electrónica, Arquitectura de Computadores, Física Aplicada, Electrónica y Electromagnetismo (abarca más de 700 alumnos y 20 asignaturas)
 - 3 Técnicos de Laboratorio
 - 14 Laboratorios:
 - 6 Aulas Informáticas
 - 3 laboratorios de Electrónica Básica
 - 3 Laboratorios de Física
 - Laboratorio de Fabricación de PCB's
 - Modelo de Gestión de los Laboratorios

RESUMEN

• EVALUACIÓN DE COMPLEMENTOS AUTONÓMICOS

– COMPONENTE	PUNTOS
• DOCENTE	3,15
• INVESTIGADOR	5,33
• GESTIÓN	4,72
• TOTAL	13,2

– Número de Tramos concedidos: **5 de 5.**