

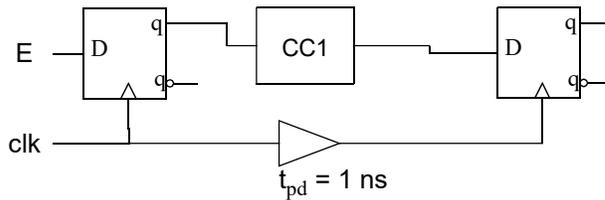
Apellidos:.....

T1	T2	T3	T4

Nombre:..... Aula:..... Puesto:.....

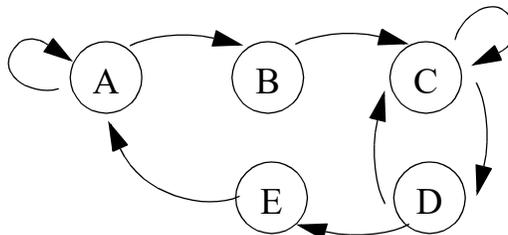
**TEORÍA (Cada pregunta vale 1 punto. Entregue TEORÍA y PROBLEMAS por separado)**

- 1.- El circuito de la figura representa un circuito síncrono con las características temporales que se muestran en la figura. El circuito CC1 representa un circuito combinacional cuyo retraso se desconoce. ¿Existe alguna limitación en el tiempo de retraso que CC1 puede tener?. Justifique adecuadamente la respuesta.



Característica	tiempo
clk -> q	2 ns
$t_{\text{setup}}$	0,5 ns
$t_{\text{hold}}$	0,1 ns
periodo clk	10 ns

- 2.- Explique cómo construir un decodificador 3 a 8 con salidas activas en baja, utilizando únicamente decodificadores 2 a 4. Indique cualquier otra característica los decodificadores 2 a 4 deben tener.
- 3.- Se desea realizar el siguiente diagrama de estados con un contador. Indique las características mínimas que debe tener dicho contador (módulo y entradas y salidas especiales). Indique además la mejor asignación de cuenta para cada estado así como la operación a realizar en cada transición.



- 4.- Se desea almacenar en el registro R0 del CS3 el contenido de una posición de la memoria de datos. La dirección de esta posición de memoria está almacenada en otra posición de memoria, que está almacenada en el registro R1. Escriba en primer lugar un programa que haga esta operación. En segundo lugar escriba la secuencia de microoperaciones necesarias para realizar esta operación. Indique los ciclos de reloj necesarios, así como si algunas de estas microoperaciones pueden hacerse en el mismo ciclo de reloj.

Apellidos:.....

P1	P2

Nombre:..... Aula:..... Puesto:.....

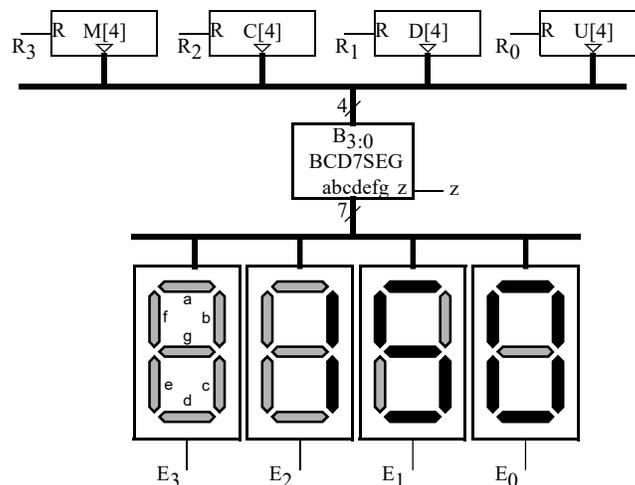
**PROBLEMAS (Cada pregunta vale 3 puntos. Entregue TEORÍA y PROBLEMAS por separado)**

1.- Un circuito tiene como entradas cuatro números de  $n$  bits, A, B, C y D. Usando sólo subsistemas combinacionales no programables y puertas se desea diseñar un circuito que dé a su salida qué número (C o D) se encuentra más cerca del valor medio de A y B. Se recomienda seguir el siguiente esquema:

- [25%]** Diseñe un circuito MEDIA que calcule la media aritmética de dos números F y G.
- [25%]** Diseñe un circuito ABS que calcule el valor absoluto de la diferencia de J y K.
- [25%]** Diseñe un circuito MENOR que seleccione a su salida el menor de M y N.
- [25%]** Implemente el circuito propuesto usando los módulos anteriores.

2.- Considere la siguiente unidad de datos que se usa para visualizar información numérica en decimal de hasta 4 dígitos. Dichos dígitos se encuentran almacenados en BCD en 4 registros (M para las unidades de millar, C para las centenas, D para las decenas y U para las unidades) que disponen de salida triestado con acceso a un bus de 4 bits. También conectado a ese bus hay un codificador de BCD a 7 segmentos (con una salida adicional  $z$  que se activa cuando el número que entra es 0), el cual se conecta a su vez a 4 visualizadores de 7 segmentos (son dispositivos combinacionales sin memoria) mediante un bus dedicado de 7 bits. Por último, los visualizadores disponen de una entrada de control para habilitarlos ( $E_i$ ). Si la entrada  $E_i$  está a cero, el vislualizador está apagado. Si vale 1, se enciende mostrando los segmentos activos que haya en el bus.

El procedimiento para mostrar un número de 4 dígitos consiste en visualizar sólo un dígito cada vez, pero en rápida sucesión. Si la frecuencia de cambio de dígito es mayor de 100 Hz, el ojo humano no es capaz de notar el parpadeo y se consigue la ilusión de que están encendidos todos simultáneamente. Además, y para mayor claridad, se eliminan de la visualización los ceros no significativos (por ejemplo, se visualiza “ 50” y no “0050”; se visualiza “ 0” y no “0000”; ver figura donde se muestra el ejemplo suponiendo que  $M=0$ ,  $C=1$ ,  $D=5$  y  $U=0$ ).



- Describa a nivel RT uno de los registros (M, C, D o U).
- Sabiendo que dispone de una señal de reloj de 100 Hz, haga el diseño de la unidad de control del sistema que visualice en los 7 segmentos los cuatro valores almacenados en los registros M, C, D y U. Obtenga la carta ASM y la implementación con la técnica de un biestable por estado).

**Apellidos:**.....

**Nombre:**..... **Aula:**..... **Puesto:**.....