

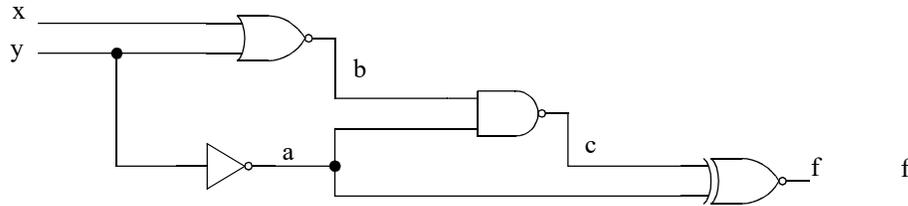
Apellidos:.....**SOLUCIÓN**.....

T.1	T.2	T.3	T.4

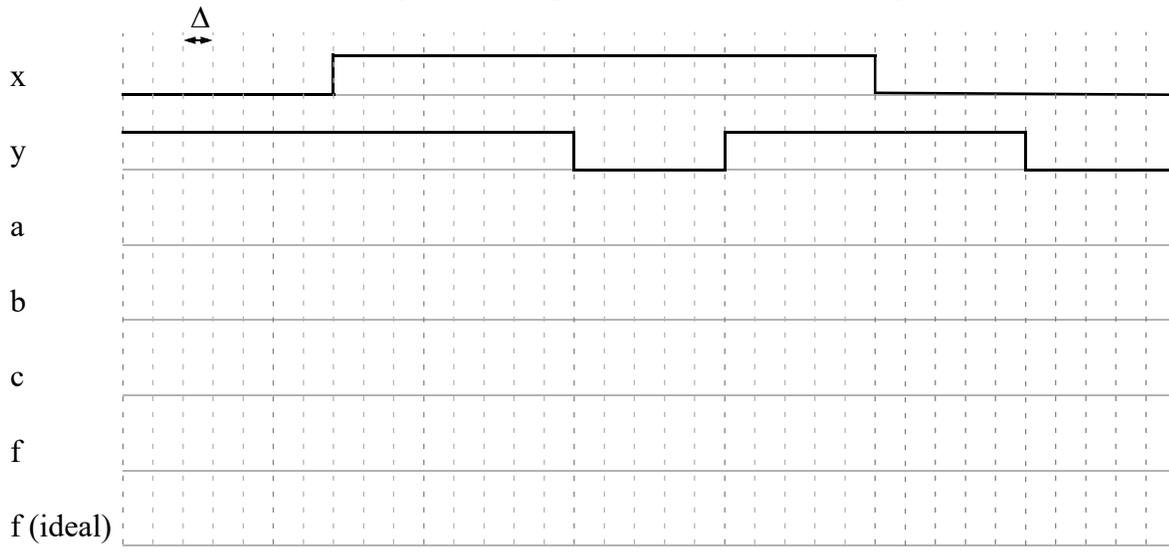
Nombre:..... Aula:.....

TEORÍA (Cada pregunta vale 1 punto. Entregue TEORÍA y PROBLEMAS por separado)

1.- **[1 Punto]** En el circuito de la figura, todas las puertas poseen el mismo retraso de valor Δ .



- a) Obtenga la expresión mínima en suma de productos de f.
- b) Considerando que todas las puertas tienen un retraso Δ , determine la forma de onda de f para las entradas siguientes. Dibuje también f en el caso ideal y comente las diferencias. Dibuje el cronograma en esta misma hoja.



Apellidos:.....**SOLUCIÓN**.....

P1	P2

Nombre:..... Aula:.....

SOLUCIÓN

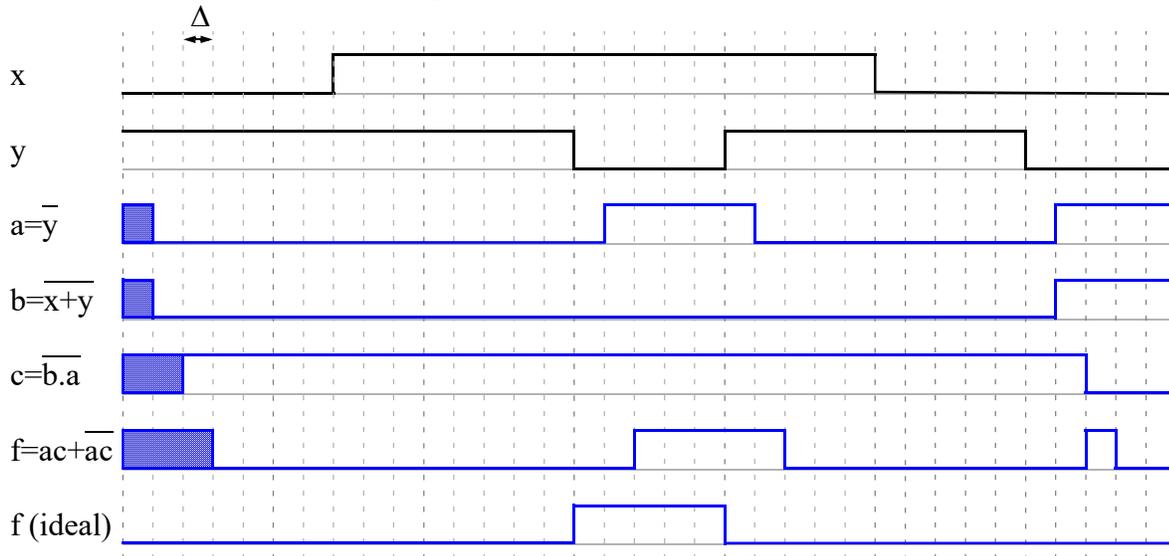
$$a = \bar{y}$$

$$b = \overline{x+y}$$

$$c = \overline{ab} = \overline{yx+y} = y+x+y = x+y$$

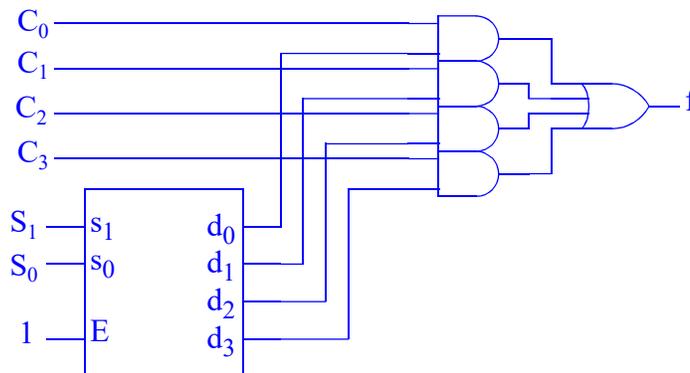
$$f = \overline{a \oplus c} = ac + \bar{a}\bar{c} = \bar{y}(x+y) + y(\overline{x+y}) = x\bar{y} + y\bar{x}\bar{y} = x\bar{y}$$

b) Las diferencias que se observan son básicamente dos: el retraso de la señal de salida y la aparición de un azar cerca del final del tiempo estudiado.



2.- [1 Punto] Realice un MUX4:1 sabiendo que dispone de un DEC2:4, puertas AND de 2 entradas y OR de 4.

SOLUCIÓN



3.- [1 Punto] Haga un módulo de RAM de 1Kx16 usando chips de 512x8.

SOLUCIÓN

4.- [1 Punto] Escriba una subrutina `ESPar` en ensamblador del CS3 que deje en el bit C del SR un 1 si el número que hay en R0 es par y 0 en caso contrario.

SOLUCIÓN

;

Apellidos:.....**SOLUCIÓN**.....

Nombre:..... Aula:.....

```
; EsPar                                                    v1.0
;
; Indica si R0 es par.
; Entradas:
;   R0: Número
; Salidas:
;   C = 1 si R0 es par. 0 en caso contrario
;-----
EsPar:      ror   R0           ;LSB al carry
            brcs  EsParNo     ;C=1? Impar. Poner C=0
            SEC                    ;C=0. Par. Poner C=1
            JMP   EsParFin
EsParNo:    CLC
EsParFin:   RET
```

Apellidos:.....**SOLUCIÓN**.....

Nombre:..... Aula:.....

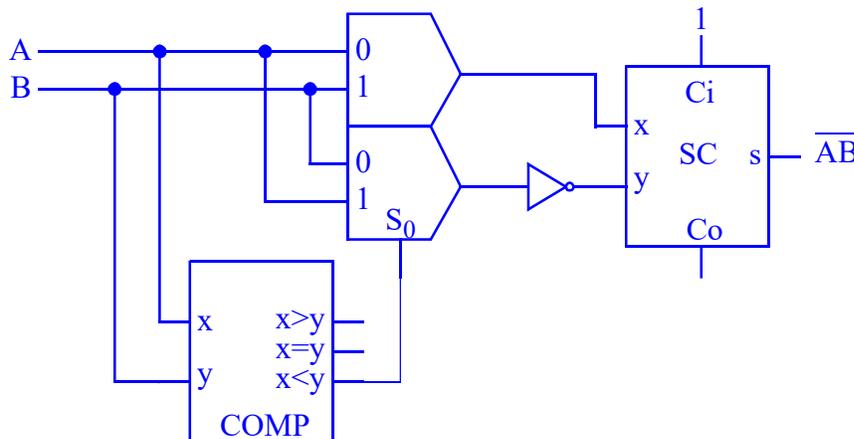
PROBLEMAS (Cada pregunta vale 3 puntos. Entregue TEORÍA y PROBLEMAS por separado)

- 1.- Usando subsistemas combinacionales no programables estudiados en teoría y puertas lógicas, diseñe un circuito que tenga como entradas dos números sin signo A y B de n bits cada uno, y proporcione a su salida el valor absoluto de la diferencia. Hágalo de la forma más sencilla posible. Explique de forma concisa cómo se ha hecho.

SOLUCIÓN

Se trata de calcular la distancia \overline{AB} . Para ello se necesita calcular la diferencia $|A-B|$. La resta se puede hacer sumando el complemento a dos de B, es decir, con un sumador completo e introduciendo el complemento a dos del sustraendo (y la entrada de carry activa). Para obtener el valor absoluto de la diferencia, previamente se seleccionará cuál de los dos números a restar es mayor, poniéndolo siempre como primer parámetro (con un comparador).

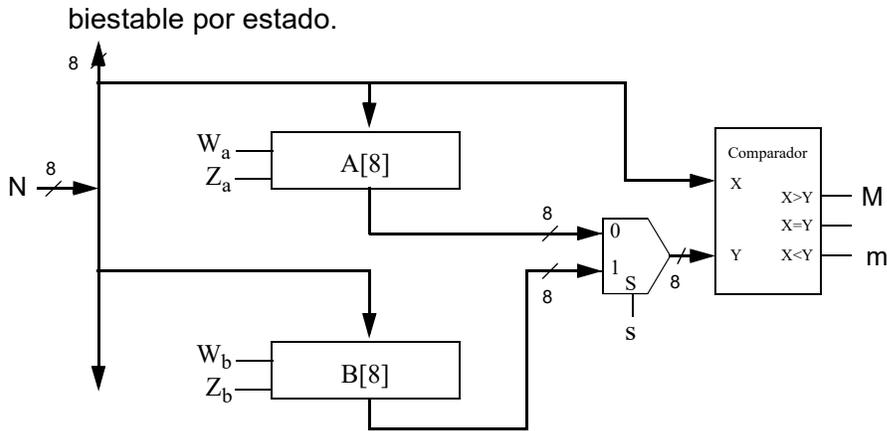
En el circuito siguiente, todas las líneas son buses de n bits, excepto las finas que son líneas individuales. Los MUX2:1 y los inversores son en realidad baterías de n elementos, uno para cada bit.

**CRITERIO DE CORRECCIÓN**

- a)
b)

- 2.- **(control2 14-15)** Se desea usar la Unidad de Datos de la figura para almacenar en A el mayor de una serie de números de entrada y en B el menor (números sin signo). Cuando se active X_s , si la señal de entrada INIT vale 1, se inicializarán los registros A y B y se volverá al estado inicial. Si INIT vale 0 al activarse X_s , se procesarán los números de entrada N y se actualizarán los registros A y B. El proceso se repetirá mientras la entrada ND sea 1. Cuando ND sea 0, se activará la señal FIN y se volverá al estado inicial a la espera de un nuevo pulso X_s .

- a) Diseñe las cartas ASM de las unidades de datos y control. ¿A qué valor han de inicializarse A y B? ¿Cuántos ciclos de reloj debe permanecer cada número N?
b) Diseñe el circuito que implementa la Unidad de Control utilizando la técnica de un



W_i = Escritura en el registro
 Z_i = Inicialización del registro

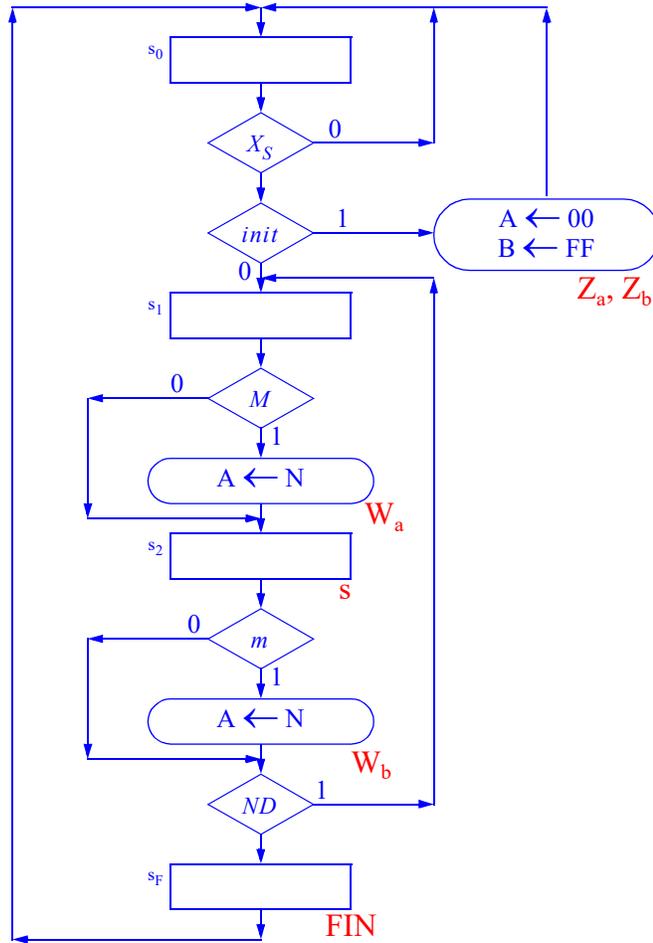
SOLUCIÓN

a) El proceso de funcionamiento, según el enunciado del problema, ha de ser el siguiente: El sistema se encuentra en un estado S0. Mientras que X_s sea 0 se estará en ese estado sin hacer nada. Si X_s es 1, entonces se comprueba el valor de init. Si es 1 se inicializan los registros (A a \$00 y B a \$FF) y se vuelve a S0. Si es 0, entonces se comienza el proceso de comprobación, para lo cual se pasará a un estado S1. En el estado S1 se comprueba si N>A (para ello hay que poner la entrada s del multiplexor a 0 y comprobar el valor de la salida X>Y del comparador). En el caso de que N>A, se carga N en A y en caso contrario no se hace nada. En ambos casos se pasa a un estado S2 en que se comprueba la condición N<B (poniendo s a 1 y comprobando ahora la salida X<Y). Si es menor, se

Apellidos:.....**SOLUCIÓN**.....

Nombre:..... Aula:.....

carga el registro B y en cualquier caso se comprueba el valor de la entrada ND. Si es 1 se volverá al estado S1 y si es 0 al estado S0. La carta ASM es la siguiente:



b) El circuito, usando la técnica de un biestable por estado es el siguiente:

