

Nombre (en mayúsculas):

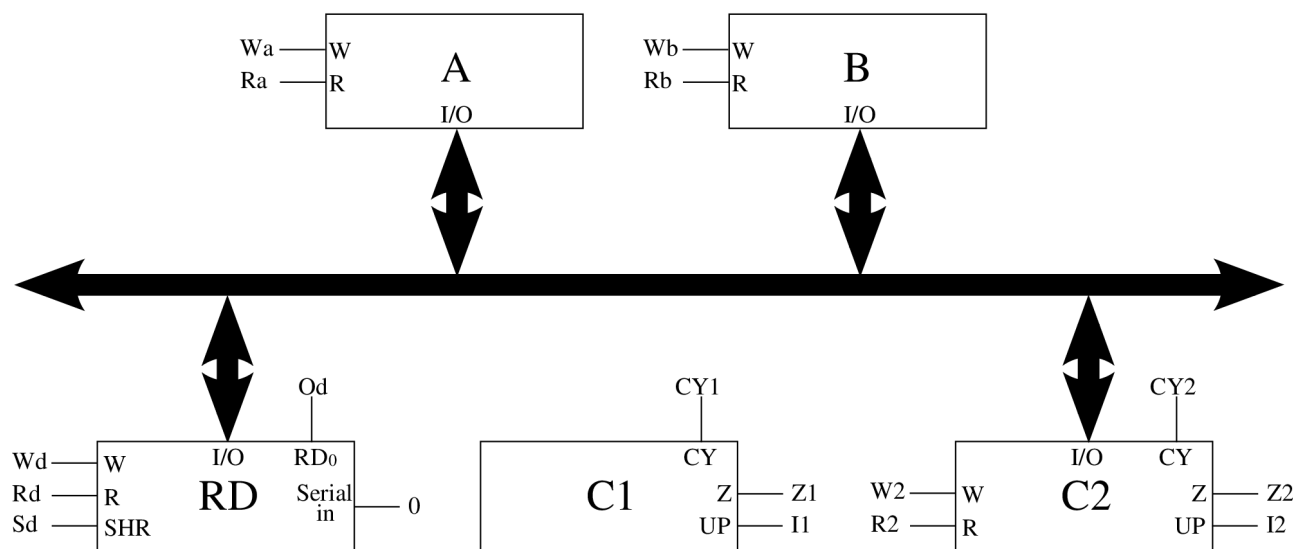
Apellidos (en mayúsculas):

Problema 1 (problema 19, 4 puntos)

La unidad de datos del problema 19 está compuesta por cuatro registros de 8 bits (A, B, RD y C2) y uno de 3 bits (C1). Los registros de 8 bits están dotados de operación de escritura paralela (W) y de lectura paralela (R). Además RD está dotado de operación de desplazamiento a la derecha (SHR). Por otro lado C1 y C2 son contadores ascendentes dotados de operación de puesta a cero (Z) e incremento (UP). A y B son los únicos registros visibles. Las señales de fin de cuenta (CY1, CY2) y la salida serie de RD (Od) son entradas a la unidad de control. El sistema que integra esa unidad de datos tiene las señales de comienzo y fin de operación habituales (Xs, FIN). Se desea dotar al sistema de una señal de entrada de selección de operación I para que realice la macrooperación $B \leftarrow (-1)^A$ cuando $I=0$ y la macrooperación $A \leftarrow (-1)^B$ cuando $I=1$ usando notación complemento a 2*.

Se pide lo siguiente:

- (3 puntos) Realice la carta ASM de la unidad de datos procurando minimizar el tiempo de ejecución y el número de estados
- (1 punto) Realice la carta ASM de la unidad de control correspondiente



Problema 2 (problema 19 modificado, 3 puntos)

Un sistema digital que tiene una unidad de datos como la descrita en el problema anterior debe escribir en B el cociente entero de dividir A entre 2^6 . Teniendo en cuenta que esa es la única macrooperación a realizar y que se usa notación sin signo, realice la carta ASM de la unidad de datos. Use las señales de comienzo y fin de operación habituales y procure minimizar el número de estados.

* Téngase en cuenta que, dado un entero N, $(-1)^N$ vale 1 si N es par y -1 si N es impar.

Problema 3 (de la primera prueba, 3 puntos)

Se dispone de un procesador con las siguientes líneas de entrada/salida:

- A_{11-0} (salida): Son las líneas de dirección del sistema de memoria.
- D_{15-0} (entrada/salida): Son las líneas de datos del sistema de memoria.
- V (salida): Toma el valor uno si y solo si el procesador ha puesto valores válidos en el bus de direcciones para realizar un acceso a memoria
- R/\overline{W} (salida): Cuando $V=1$ indica si el procesador desea realizar una lectura o una escritura.

Se desea dotar al procesador de un sistema con 2K posiciones de memoria de 16 bits de las que 512 corresponderán a ROM y el resto a RAM. Para ello se dispone de, además de componentes combinacionales, los siguientes elementos:

- Memorias RAM de 1Kx16 con señal de control R/\overline{W} y señal de *chip select* activa en alto.
- Memorias RAM de 512x8 con señal de control R/\overline{W} y señal de *chip select* activa en alto.
- Memorias ROM de 512x16 con señal de *output enable* activa en alto.

Se pide lo siguiente:

- a) (2 puntos) Realizar el sistema de memoria usando decodificación total. **No olvide escribir en cada componente que dibuje los nombres internos de todos sus señales de entrada/salida.**
- b) (1 punto) Indicar de **forma razonada** si su implementación usa memorias de acceso directo o de acceso secuencial.