

Tarea 6

Ejercicio 1. Implemente la siguiente función multi-salida usando un decodificador y puertas lógicas.

$$F = \Sigma (0,1,3,7,9,12,15)$$

$$G = \Pi(0,1,2,5,6,10,11)$$

$$H = (x_3+x_2) (\overline{x_2+x_1+x_0})$$

Ejercicio 2. Resuelva el problema P5 del boletín de problemas número 5: diseño de decodificadores a partir de otros decodificadores.

Ejercicio 3. Implemente la siguiente función usando únicamente multiplexores 4:1 (dos entradas de selección).

$$f(a, b, c, d, e) = \Sigma(0, 1, 3, 4, 5, 6, 8, 9, 10, 11, 12, 15, 17, 20, 22, 23, 25, 28, 29, 30, 31)$$

Ejercicio 4. Resuelva el problema P20c del boletín de problemas número 5: análisis de circuito con subsistemas combinacionales.

Ejercicio 5. Diseñe un circuito que monitoriza la temperatura en dos instalaciones y muestra la temperatura mayor y la instalación en la que se produce.

- Entradas:
 - a (4 bits): temperatura en la habitación A (0 a 9).
 - b (4 bits): temperatura en la habitación B (0 a 9).
- Salidas:
 - sseg (7bits): salida para visor de 7 segmentos que muestra la temperatura de la habitación seleccionada.
 - leda - LED a (1bit): 1 cuando se muestra la temperatura de A
 - ledb - LED b (1bit): 1 cuando se muestra la temperatura de B

Modifique el diseño con una entrada adicional 'm' de forma si m=1 muestre la temperatura menor y no la mayor.

Ejercicio 6. (Trabajo voluntario) Partiendo del diseño inicial del convertidor BCD-7s del ejemplo 4.2 del curso de Verilog¹:

- a) Complete la descripción y simule el convertidor. Explique qué ocurre cuando la entrada no es un código BCD.
- b) Extienda el diseño (y el banco de pruebas si fuera necesario) para implementar un convertidor 7 segmentos hexadecimal, de forma que el circuito tome un número de 0 a 15 en binario natural y produzca un código de 7 segmentos que represente la cifra hexadecimal correspondiente al visualizarse en un display de 7 segmentos.

Ejercicio 7. (Trabajo voluntario) Describa el circuito que se pide en el ejercicio 5 empleando Verilog. Use el módulo convertidor de 7 segmentos diseñado en el ejercicio 6. Escriba un banco de pruebas para su comprobación y simúlelo.

Ejercicio 8. (Trabajo voluntario) Describa el circuito que se pide en el ejemplo 6 del tema empleando Verilog. Emplee el convertidor BCD-7s diseñado en el ejercicio 6 y utilice el código del módulo detector de paridad descrito en el tema. Escriba un banco de pruebas para su comprobación y simúlelo.

¹ <https://gitlab.com/jjchico/curso-verilog.v>